

МИНИСТЕРСТВО ОБРАЗОВАНИЮ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное бюджетное образовательное учреждение
высшего профессионального образования
**«НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ТОМСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»**

И.А. Чернышев, А.Ю. Чернышев

**ЭЛЕКТРОННАЯ И МИКРОПРОЦЕССОРНАЯ
ТЕХНИКА**

**Электронные устройства
на интегральных микросхемах**

Лабораторный практикум

Учебно-методическое пособие

Издательство
Томского политехнического университета
Томск 2013

УДК 621.38+681.325.5-181.48(075.8)

ББК 32.85+32.973.26-04я73

Ч–49

Чернышев И.А.

Ч–49 Электронная и микропроцессорная техника. Электронные устройства на интегральных микросхемах. Лабораторный практикум: учебно-методическое пособие / И.А. Чернышев, А.Ю. Чернышев; Томский политехнический университет. – Томск: Изд-во Томского политехнического университета, 2013.– 112 с.

В пособии изложены теоретические основы принципа действия электронных устройств, выполненных на интегральных микросхемах, методика их исследований на лабораторных установках и на персональных компьютерах с использованием прикладной программы Electronics Workbench 5.12.

Работа подготовлена на кафедре электропривода и электрооборудования ТПУ и предназначена для студентов, обучающихся по направлению 140400 «Электроэнергетика и электротехника» ИДО ТПУ.

УДК 681.38++681.325.5-181.48(075.8)

ББК 32.85+32.973.26-04я73

Рецензенты

Доктор технических наук, профессор ТУСУРа
Бейнарович В.А.

Кандидат технических наук, доцент
Северского государственного технологического института,
Терехин В.Б.

© И.А. Чернышев, А.Ю. Чернышев, 2013

© Томский политехнический университет, 2013

© Оформление. Издательство Томского политехнического университета, 2013

В.1. ВВЕДЕНИЕ

В.1.1. Организация и порядок проведения лабораторных работ

Лабораторные работы по курсу «Электронная, микропроцессорная и преобразовательная техника» позволяют студентам приобрести навыки по сборке электронных схем, выполненных на транзисторах и интегральных микросхемах, экспериментально проверить работу устройств цифровой и аналоговой техники. Непосредственное участие в проведении экспериментальных исследований вырабатывает у студентов практические навыки по методике проведения экспериментов и обработки их результатов.

Целью выполнения лабораторных работ является подготовка студента к производственной деятельности в сфере эксплуатации, монтажа и наладки, сервисного обслуживания и испытаний, диагностики и мониторинга электронных устройств различного назначения в соответствии с профилем подготовки, а также подготовка выпускника к самостоятельному обучению.

По результатам выполнения лабораторных работ студент должен:

знать: работу и особенности принципа действия цифровых электронных устройств различного назначения;

уметь: анализировать и описать физические процессы, протекающие в электронных устройствах; выбирать типовые микросхемы для решения поставленной задачи; экспериментально исследовать, практически настраивать, определять и устранять возможные неполадки в работе электронных устройств; проводить входной контроль исправности работы и соответствия техническим условиям (ТУ) электронных компонентов, включая электронные схемы различного уровня интеграции.

иметь опыт: расчета параметров и экспериментального определения физических величин – токов, напряжений при работе электронных устройств различными типами приборов: индикаторами, цифровыми измерительными приборами, аналоговыми и цифровыми осциллографами; экспериментального исследования электронных устройств;

развить способности: проводить эксперименты по заданным методикам с обработкой и анализом результатов; планировать экспериментальные исследования; применять методы стандартных исследований электронных устройств; осуществлять монтаж, регулировку, испытания, сдачу в эксплуатацию, наладку и опытную проверку электронных устройств различного назначения.

Лабораторные работы выполняются бригадами студентов, обычно по 3 – 5 человек. Это позволяет получить навыки работы как индивидуально, так и в качестве члена команды, уметь проявлять личную ответственность ведения профессиональной деятельности. Кроме того, такое количество членов бригады определяется необходимостью одновременного снятия большого числа показаний, регулировкой нескольких параметров исследуемых устройств в течение отведенного времени проведения лабораторной работы.

Лабораторные работы завершаются составлением отчета и должны содержать необходимые схемы, таблицы, графики, выполненные с применением средств оргтехники и компьютерным набором и обработкой информации. По результатам выполнения всех лабораторных работ проводится их защита. При защите лабораторной работы студенты должны знать назначение всех элементов схемы, принцип действия устройств, входящих в схему и уметь объяснить порядок проведения экспериментов и полученные результаты. При рейтинговой системе обучения общее количество баллов зависит, как от качества представленного отчета, так и от показанных знаний при защите лабораторной работы.

В.1.2. Блок испытания цифровых устройств

Исследование цифровых устройств при выполнении лабораторных работ проводится с использованием блока испытания цифровых устройств, образец лицевой панели которого приведен на рис. В.1.1.

Блок испытания цифровых устройств состоит из:

- 1 – источника питания с защитой от перегрузок и коротких замыканий напряжением + 5В и максимальным током 1А;
- 2 – наборного поля с разводкой шин питания;
- 3 – индикатора логических уровней;
- 4 – источника логических сигналов ТТЛ уровня;
- 5 – генератора прямоугольных импульсов с частотами 100, 10, 1 Гц и относительной длительностью импульса 0,5.

Источник питания 1 подает напряжения +5В на индикатор логических уровней, источники логических сигналов ТТЛ и гнезда наборного поля. Цифровые и аналоговые микросхемы для удобства подключения к гнездам наборного поля 2 источника питания закреплены в миниатюрном блоке (миниблоке) специальной конструкции. Установка миниблока в гнезда наборного поля автоматически подключает миниблок к общим шинам питания блока испытания цифровых устройств. При этом

сборка логической цепи сводится к соединению выходов и входов логических элементов, источников и индикаторов логических сигналов, уже имеющих общую цепь питания.

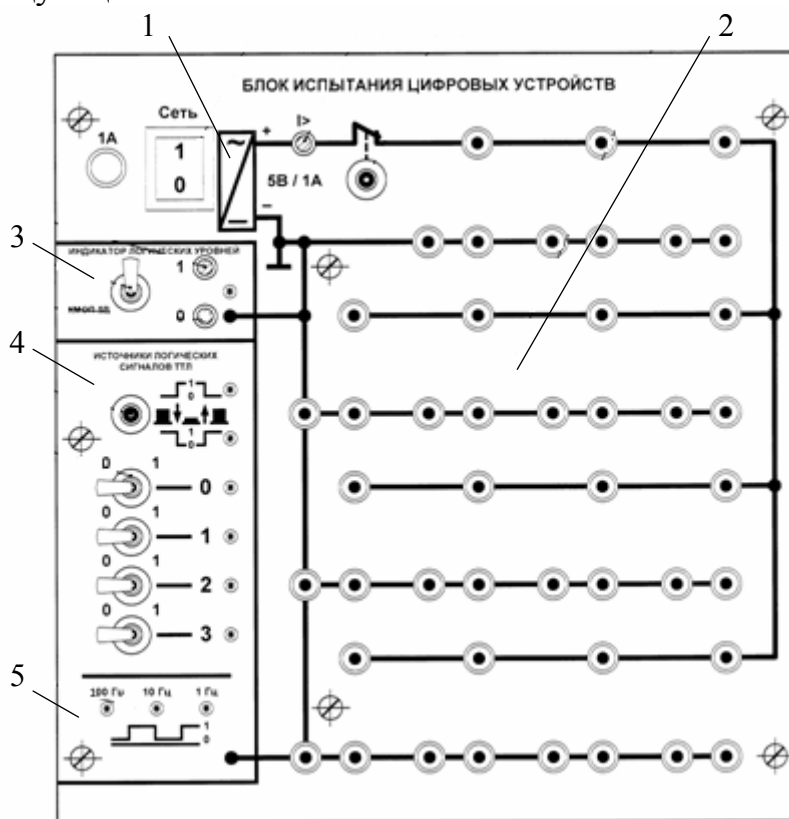


Рис. В.1.1. Лицевая панель блока испытания цифровых устройств

Сборку цепей необходимо выполнять при отключенном питании блока испытания цифровых устройств, т. е. при отключенном выключателе «Сеть». Включать выключатель «Сеть» следует только после сборки и проверки электрической схемы исследования цифровых устройств. Если ток нагрузки источника питания превысит 1,3... 1,5А или произойдет короткое замыкание, напряжение питания будет отключено и сработает индикатор перегрузки («I >»). Если после устранения причины перегрузки питание не восстановится автоматически, т. е. не погаснет индикатор перегрузки («I >»), то необходимо нажать и отпустить кнопку «Сброс» блока питания.

В.1.2.1. Индикатор логических уровней

Индикатор логических уровней (см. рис. В.1.2) отображает состояние подключенного к его входу логического сигнала. Для подключения индикатора к выходу логического элемента достаточно одного

провода, т. к. он имеет общую цепь питания с остальными частями блока испытания цифровых устройств. Свечение красного светодиода 1 указывает, что входной сигнал соответствует уровню логической единицы – 2...5В для элементов ТТЛ или 3,5...5В для элементов КМОП. Зеленый светодиод 2 соответствует уровню логического нуля 0...0,8В для элементов ТТЛ или 0...1,5В для элементов КМОП. Если светодиоды не светятся, уровень логического сигнала не соответствует ни уровню логического нуля (0), ни уровню логической единицы (1). Свечение обоих светодиодов свидетельствует о постоянном переключении сигнала между уровнями 0 и 1. Пороги срабатывания индикаторов (ТТЛ/КМОП) определяются положением переключателя 3.

В.1.2.2. Источники логических сигналов

Логические сигналы на выходах источников 4 и 5 (см. рис. В.1.2) соответствуют уровням элементов ТТЛ логики, но эти сигналы возможно также применять для исследования микросхем КМОП логики при питании микросхем от источника 5В, что допустимо по техническим условиям использования микросхем КМОП логики.

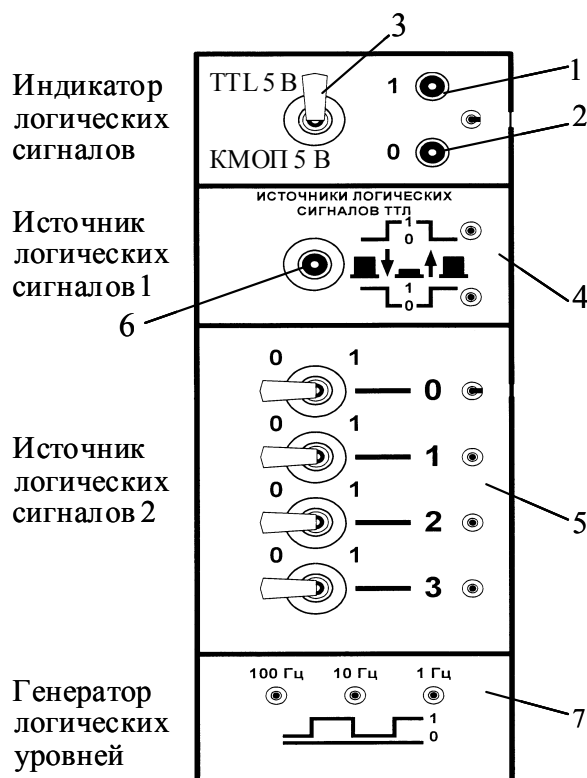


Рис. В.1.2. Источники логических сигналов

Источники логических сигналов имеют общую цепь питания с наборным полем и индикатором логических уровней. Поэтому для их подключения достаточно использовать один провод, соединяющий выход источника с входами логических элементов.

Кнопка 6 управляет двумя логическими сигналами, переключающимися в противофазе. Специальные цепи (*RS*-триггер) устраняют дребезг механических контактов кнопки, поэтому данные сигналы необходимо использовать для надежного управления последовательностными схемами (триггерами, счетчиками и т. п.).

Группа четырех тумблеров 5 предназначена для задания статических логических сигналов и не имеет цепей устранения дребезга контактов.

Генератор 7 вырабатывает импульсы с частотами 100, 10 и 1 Гц и скважностью 0,5.

В.1.3. Блок генераторов напряжений с наборным полем

Общий вид блока генераторов напряжений с наборным полем показан на рис. В.1.3. В левой части блока расположены органы управления источников питания, в правой – гнезда для подключения исследуемых (вспомогательных) элементов электрической цепи: резисторов, конденсаторов и т.д. В нижней части блока генераторов напряжений показан фрагмент электрической цепи, собранный на наборном поле.

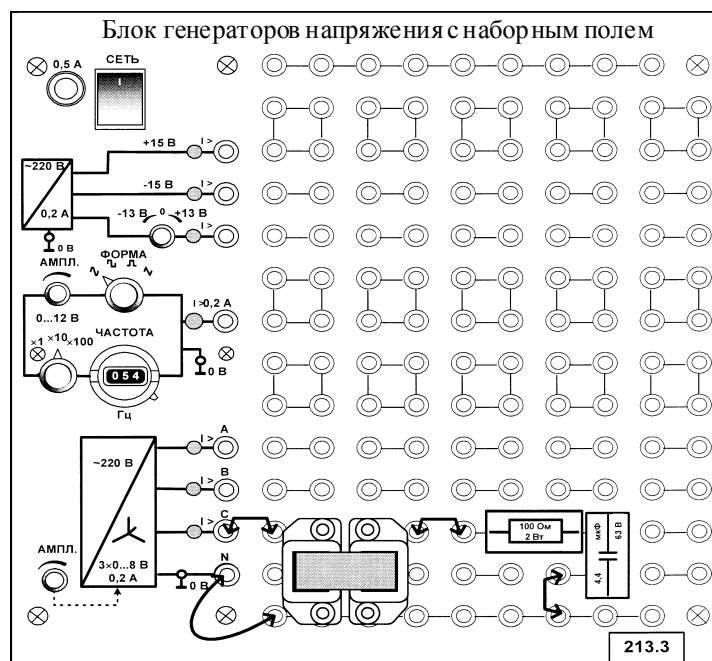


Рис. В.1.3. Блок генераторов напряжений с наборным полем

Все источники напряжений включаются и выключаются общим выключателем «СЕТЬ» и защищены от внутренних коротких замыканий плавким предохранителем с номинальным током 0,5 А.

На лицевой панели блока указаны номинальные напряжение и ток каждого источника напряжения, а также диапазоны изменения регулируемых выходных величин. Все источники напряжений имеют общую точку «0», не соединённую с заземлённым корпусом блока. Источники защищены от перегрузок и внешних коротких замыканий самовосстанавливающимися предохранителями с номинальным током 0,2 А. О срабатывании предохранителя свидетельствует индикатор «I >».

Источник синусоидальных напряжений содержит трёхфазный регулируемый по амплитуде выходного напряжения преобразователь однофазного напряжения 50 Гц в трёхфазное напряжение ($U_{\phi} = 0...8$ В). Выходное сопротивление трёхфазного источника в рабочем диапазоне токов близко к нулю.

Генератор напряжений специальной формы вырабатывает на выходе синусоидальный, прямоугольный двухполярный, прямоугольный однополярный или треугольный сигнал в зависимости от положения переключателя «ФОРМА». Выходное сопротивление генератора в рабочем диапазоне токов также близко к нулю. Частота сигнала регулируется десятиоборотным потенциометром «ЧАСТОТА» с цифровой индикацией положения подвижной части и переключателем диапазонов «МНОЖИТЕЛЬ». Частота выходного напряжения генератора не зависит ни от формы, ни от амплитуды сигнала.

Амплитуда выходного сигнала регулируется потенциометром «АМПЛ». При положениях переключателя диапазонов $\times 1$ и $\times 10$ амплитуда регулируется от 0 до 12... 12,5 В, а при положении $\times 100$ - от 0 до 6...6.5 В.

Генератор постоянных напряжений содержит два источника стабилизированного напряжения +15 В и -15 В относительно общей точки 0 и регулируемый источник от -13В до +13 В. Выходные сопротивления этих источников также близки к нулю. Регулируемый источник допускает режим работы с обратным током (режим потребления энергии).

Наборная панель, расположенная справа от генератора напряжений служит для расположения на ней миниблоков в соответствии со схемой данного опыта.

Гнёзда на этой панели соединены в узлы, как показано на ней линиями. Поэтому часть соединений выполняется автоматически при установке миниблоков в гнёзда панели. Остальные соединения выполняются проводами и перемычками. Так на фрагменте цепи, показанной на рис.

1.3, напряжение от фазы С трёхфазного источника подводится с помощью переключки к одной из обмоток трансформатора. К другой обмотке подключены резистор и конденсатор, соединённые последовательно. Общая точка «0» источников подсоединена к цепи проводом.

Для измерения токов в ветвях цепи удаляется одна из переключек и вместо неё в образовавшийся разрыв включается амперметр. Для измерения напряжений на элементах цепи параллельно рассматриваемому элементу включается вольтметр.

В.1.4. Схема электропитания лабораторного оборудования

При выполнении всех лабораторных работ блок испытания цифровых устройств А1 (219) для повышения электробезопасности подключается к сети через однофазный источник питания G1 (218), включающий устройство защитного отключения, в соответствии со схемой, приведенной на рис. В.1.4.

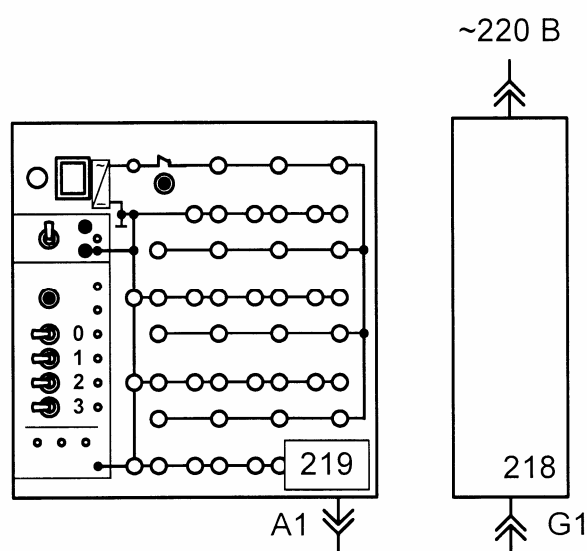


Рис. В.1.4. Схема электропитания блока испытания цифровых устройств

При выполнении лабораторной работы необходимо соблюдать следующий порядок подачи питания на исследуемую схему:

- убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания;
- соедините аппаратуру в соответствии со схемой электропитания (рис. В.1.3);
- соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1;

- включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания Q1;
- включите выключатель «СЕТЬ» блока испытания цифровых устройств А1;
- протестируйте работу логической схемы. При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ»;
- по завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания С1.

Лабораторная работа № 1

ОСЦИЛЛОГРАФИРОВАНИЕ В ЭЛЕКТРОННЫХ СХЕМАХ

Цель работы: изучение принципа действия цифрового запоминающего двухканального осциллографа АСК-2035, получение практических навыков работы с цифровым осциллографом.

1.1. Общие положения

Цифровые осциллографы типа АСК-2035 предназначены для исследования формы электрических сигналов путем визуального наблюдения на жидкокристаллическом индикаторе и измерения их амплитудных и временных параметров. Они применяются при исследовании и разработке различных электронных устройств и приборов, при проверке в процессе эксплуатации их технических характеристик.

Приступая к работе с осциллографом, необходимо тщательно изучить все разделы настоящего описания. Корпус осциллографа необходимо заземлить путем соединения клеммы \perp с шиной защитного заземления. В случае использования прибора совместно с другими приборами или включение его в состав установок, требуется для выравнивания потенциалов корпусов соединить между собой клеммы \perp всех приборов.

1.2. Принцип действия осциллографа и его составные части

В состав функциональной схемы одного канала осциллографа (рис.1.1) входят следующие устройства и узлы:

- блок микропроцессорного управления;
- устройство выборки и хранения;
- аналого-цифровой преобразователь (АЦП);
- блок памяти;
- счетчик адреса;
- счетчик развертки;
- цифроаналоговые преобразователи каналов X и Y;
- усилители каналов X и Y;
- блок питания;
- жидкокристаллический индикатор (ЖКИ).

Исследуемый сигнал подается на гнездо «Вход» и после нормировки (усиления или ослабления) на вход устройства выборки и хранения. В устройстве выборки и хранения происходит запоминание мгновенного значения входного сигнала на интервале такта измерения с помощью конденсатора.

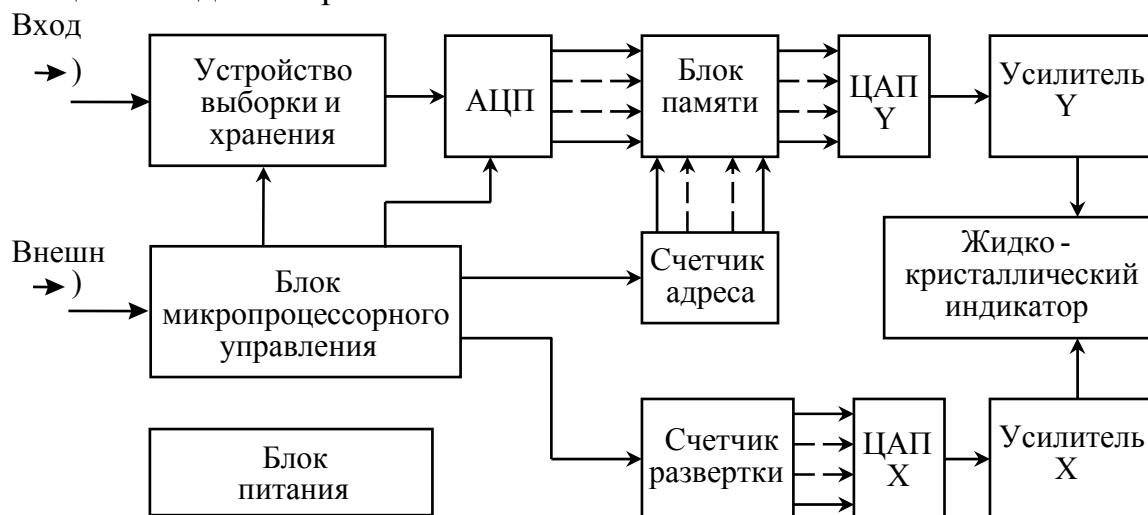


Рис.1.1. Функциональная схема осциллографа

Моменты выборки определяются блоком микропроцессорного управления с заданной частотой. Каждая выборка преобразуется аналого-цифровым преобразователем (АЦП) и превращается в двоичное число.

Поток чисел, несущих информацию о точках (выборках) сигнала запоминается в запоминающем устройстве блока памяти. В этом состоит главное и принципиальное отличие цифровых запоминающих осциллографов от аналоговых. Таким образом, процесс осциллографирования цифровым осциллографом заключается в том, что цифровой осциллограф вначале накапливает в цифровой форме данные о входном сигнале при минимальном его усилении, а затем в резко замедленном темпе строит осциллограмму сигнала. При этом только 1 – 2% от текущего времени уходит на использование и запоминание выборок сигнала. Остальные 98 – 99% времени цифровой осциллограф выводит уже зарегистрированный короткий фрагмент входного сигнала. Если цифровой осциллограф оснастить достаточно большой памятью, то можно разместить в ней оцифрованные выборки за большой промежуток времени, достаточный для фиксации особенностей или аномалий реальных сигналов.

Для управления блоком памяти служит счетчик адреса. Он определяет последовательность извлечения данных из ячеек памяти. Цифро-

аналоговый преобразователь канала Y (ЦАП Y) преобразует полученный поток цифр блока памяти, в аналоговый сигнал, который после усиления усилителем канала Y поступает на жидкокристаллический индикатор (ЖКИ). Информация на ЖКИ обычно поступает в ином (чаще всего замедленном) темпе, что и позволяет изменять развертку сигнала осциллографом. Следует отметить, что большинство современных цифровых запоминающих осциллографов имеет ЖКИ, со своим устройством преобразования сигналов в точечное изображение.

Развертка цифрового осциллографа чаще всего построена на основе счетчика развертки. С помощью цифро-аналоговый преобразователь канала X (ЦАП X) последовательность цифр со счетчика развертки преобразуется в линейно изменяющийся сигнал (ступенчатый сигнал), который после усиления усилителем канала X поступает также на индикатор осциллографа.

Общее управление последовательностью работы узлов цифрового осциллографа осуществляется микропроцессором. Функциональная схема цифрового осциллографа содержит ряд узлов, характерных для компьютера. Это, прежде всего микропроцессор, цифровые схемы управления и память. Поэтому управление этими узлами и микропроцессором осуществляется с помощью программного обеспечения, хранящегося в постоянном запоминающем устройстве. Оно входит в микропроцессор. Программное обеспечение цифрового осциллографа может выполнять множество функций, не свойственных светолучевому осциллографу, например, усреднение сигнала с целью его очистки от шумов, быстрое преобразование Фурье для получения спектрограмм сигнала и т. д.

Запуск и синхронизация развертки может осуществляться как с помощью исследуемого сигнала, преобразованного усилителем вертикального отклонения Y при внутренней синхронизации, так и с помощью внешнего сигнала, подаваемого на гнездо «Внеш» при внешней синхронизации. При этом схема синхронизации вырабатывает импульсы постоянного значения независимо от амплитуды и формы исследуемого сигнала.

1.3. Расположение органов управления и их назначение

1.3.1. Органы управления и присоединения, расположенные на лицевой панели осциллографа

Внешний вид двухканального осциллографа АСК-2035 приведен на рис. 1.2



Рис. 1.2. Внешний вид двухканального осциллографа АСК-2035

Лицевая панель цифрового запоминающего двухканального осциллографа АСК-2035 представлена на рис. 1.3. На лицевой панели осциллографа находятся следующие органы управления и подключения внешних устройств:

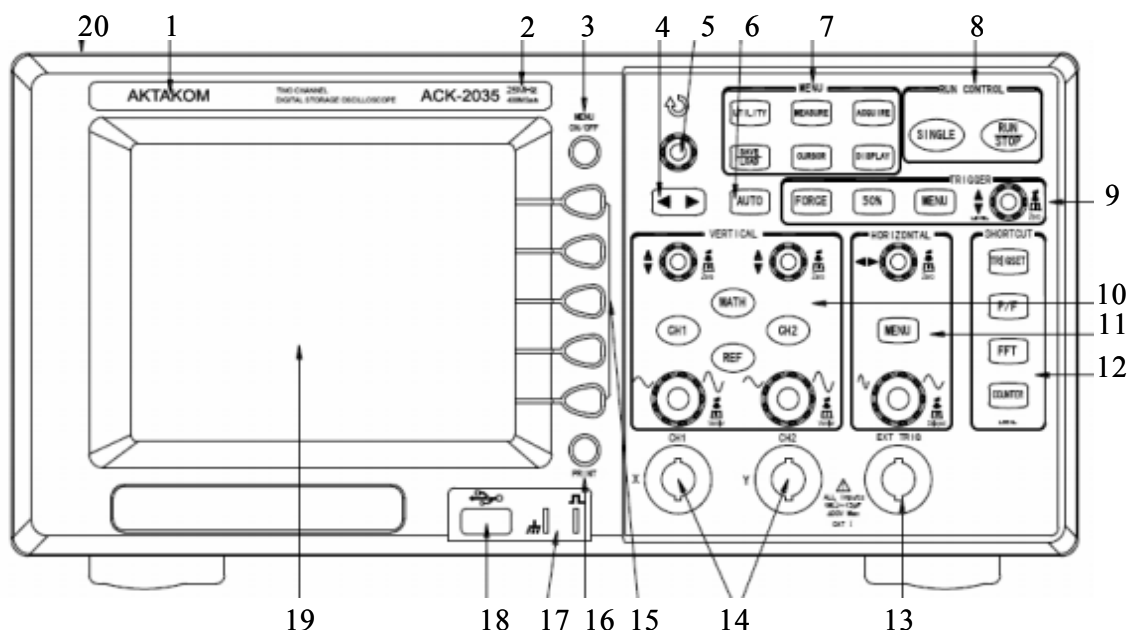


Рис. 1.3. Передняя панель цифрового осциллографа АСК-2035

1. Товарный знак и модель. Товарный знак производителя «АКТАКОМ».

2. Модель, полоса пропускания и частота дискретизации. Указана модель, полоса пропускания и частота дискретизации данной модели осциллографа.

3. Кнопка включения/отключения меню (MENU On/Off). Данная кнопка служит для включения или выключения меню.

4. Кнопки |◀▶|. Данные кнопки служат для пролистывания страниц во встроенной системе помощи Help.

5. Регулятор ввода данных ☺ . Этот регулятор используется для выбора пунктов из меню и ввода выбранного значения. Выполняемые им функции могут быть различны для разных элементов меню. Стрелка сверху от регулятора подсвечивается, когда он активен, и может быть использован для выбора значения.

6. Кнопка [AUTO]. При нажатии этой кнопки осциллограф определяет, какой канал активен, включает его и автоматически выберет значение настроек горизонтальной и вертикальной систем, а также системы запуска для получения на экране осциллограммы входного сигнала.

7. Зона кнопок вызова [MENU]. При нажатии на кнопки вызова меню из данной зоны осциллограф отобразит соответствующее меню с программными кнопками на правой стороне экрана.

Кнопка [UTILITY] (служебное) служит для активации различных сервисных функций, таких как выбор языка, настройку ввода/вывода, настройку печати и т. д.

Кнопка [MEASURE] (измерение) предназначена для запуска режима автоизмерений.

Кнопка [ACQUIRE] (взаимодействие). Нажатием на данную кнопку можно выбрать режим получения данных осциллографом: выборка, пиковый детектор или усреднение, а также режим дискретизации: в реальном времени или эквивалентном.

Кнопка [SAVE/LOAD] (сохранять/загрузить) служит для сохранения профилей настроек и осциллограмм во внутреннюю память осциллографа или на внешний USB-носитель с возможностью последующей их загрузки.

Кнопка [CURSOR] (курсор, метка) предназначена для включения режима курсорных измерений, т.е. для отображения курсора, используемого для определения амплитудных или временных параметров сигнала.

Кнопка [DISPLAY] (дисплей, отображение) используется для изменения настроек экрана. Она позволяет выбирать цветовые схемы, подстраивать контрастность и т. д.

8. Зона кнопок управления RUN control.

Кнопка [RUN/STOP] (ПУСК/СТОП) подсвечивается зелёным цветом, когда осциллограф осуществляет поиск условий запуска. Если активен ждущий режим запуска («Ждущий»), осциллограф не будет регистрировать форму сигнала до выполнения условий запуска. В автоматическом режиме запуска («Авто»), осциллограф ожидает выполнения условий запуска в течение определенного периода времени (определяется длительностью развертки) и при отсутствии требуемого условия произведет запуск регистрации автоматически.

При повторном нажатии кнопки [RUN/STOP] осциллограф прекратит регистрацию данных, а кнопка [RUN/STOP] загорится красным цветом.

Кнопка [SINGLE] служит для однократной регистрации сигнала. Кнопка будет подсвечена жёлтым цветом до последующего запуска осциллографа.

9. Система управления запуском [TRIGGER]. Эти элементы используются для управления запуском осциллографа.

10. Органы управления вертикальной системой VERTICAL. Для перемещения осциллограммы на дисплее вверх или вниз служит регулятор вертикальной позиции ▲▼. Для каждого канала используется свой регулятор ▲▼. Нажмите кнопку выбора канала CH1 или CH2 для включения или выключения соответствующего канала или для доступа к элементам меню данного канала. Каждому каналу соответствует своя кнопка включения/выключения.

Кнопка [MATH] предназначена для выполнения быстрого преобразования Фурье (БПФ), а также математических операций: умножения, вычитания и сложения.

Кнопка [REF] используется для сохранения (загрузки) опорного сигнала во внутреннюю память прибора или на внешний USB-носитель. Можно сравнить текущую осциллограмму с предыдущей.

Для изменения вертикального масштаба опорного сигнала предназначены соответствующие регуляторы. Для каждого канала имеется свой регулятор вертикального масштаба.

11. Органы управления горизонтальной системой HORIZONTAL. Когда осциллограф регистрирует данные, поворотом регулятора горизонтальной позиции ◀▶, можно установить положение окна захвата сигнала относительно точки запуска. Когда регистрация данных остановлена, можно использовать регулятор ◀▶ для горизонтального перемещения захваченного сигнала до или после точки запуска.

Нажатие на кнопку [**HORIZ MENU**] позволит разделить экран осциллографа на две секции для выполнения режима увеличения фрагмента - «Растяжка», а также выбрать режимы X-Y и «Прокрутка».

Для изменения коэффициента горизонтальной развертки используется соответствующий регулятор. После регистрации данных поворотом этого регулятора можно растянуть или сжать сигнал в горизонтальной области.

12. Зона клавиш быстрого доступа SHORTCUT. Клавиши быстрого доступа обеспечивают быстрый доступ к четырем режимам:

- установка запуска;
- «Годен/Негоден»;
- быстрого преобразования Фурье (БПФ);
- включение частотомера.

13. Вход для сигнала внешнего запуска EXIT TRIG. BNC-разъём для подачи сигнала внешнего запуска.

14. Входы каналов CH1 и CH2. Вход канала с BNC-разъёмом для подключения пробника осциллографа или кабеля с соответствующим разъёмом.

15. Зона функциональных кнопок. Содержит пять кнопок для выбора различных функций и установок. Слева от каждой функциональной кнопки нанесена метка соответствия элементу меню на дисплее.

16. Кнопка [PRINT]. Служит для распечатки изображения осциллограммы на USB-принтере или сохранении его на USB-носителе.

17. Выход для компенсации пробников. При использовании данного выхода обратите внимание, чтобы коэффициент деления установленный на пробнике соответствовал коэффициенту деления установленному в осциллографе для соответствующего канала.

18. Разъём интерфейса USB-host. Интерфейс USB-host используется для подключения USB-носителя или USB-принтера.

19. ЖК-экран. Жидкокристаллический экран с разрешением 320*240 (5,7 дюймов) отображает осциллограмму, параметры, результаты измерений и элементы меню для настройки необходимых параметров.

20. Выключатель питания. Служит для включения и выключения питания прибора.

1.3.2. Органы управления и присоединения, расположенные на задней панели осциллографа

Задняя панель цифрового запоминающего двухканального осциллографа АСК-2035 приведена на рис. 1.4.

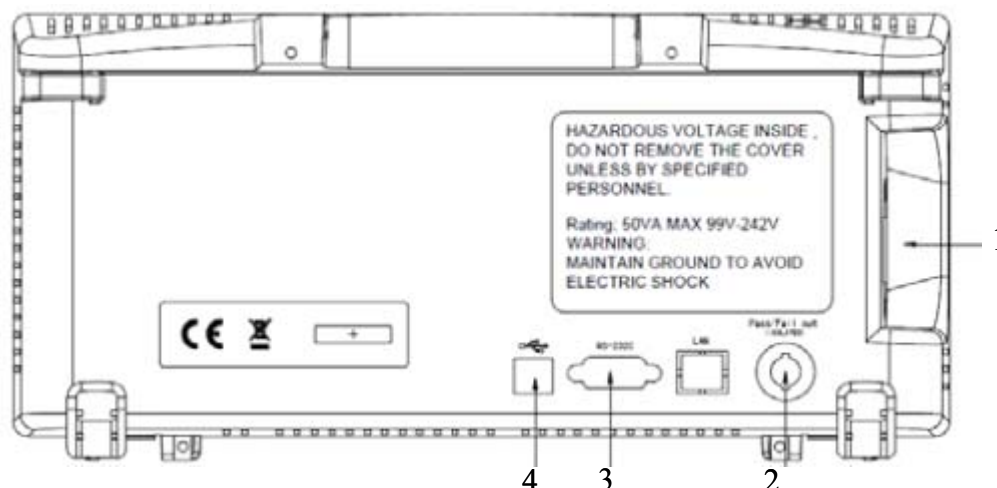


Рис. 1.4. Задняя панель цифрового запоминающего двухканального осциллографа АСК-2035

На задней панели осциллографа находятся следующие органы управления и подключения внешних устройств:

1. Разъём для подключения кабеля питания. Используйте кабель питания только с контактом заземления.

2. Разъем Pass/Fail Out. Выходной разъем модуля «Годен/Негоден» для подключения внешнего управляющего устройства.

3. Разъем RS-232C. Разъем для подключения осциллографа к компьютеру по RS-232C порту.

4. Разъем USB-устройства. USB-разъем для подключения осциллографа к персональному компьютеру.

1.3.3. Расположение элементов на экране осциллографа и их назначение

На экране осциллографа (см. рис. 1.5) расположены осциллограммы, параметры и результаты измерения.

1. Значок USB отображается тогда, когда подключено USB-устройство.

2. Индикатор показывает положение момента запуска относительно центра экрана

3. Положение отображаемой в данный момент на экране части сигнала относительно всей осциллограммы (положение окна осциллограммы в памяти). Цвет линии соответствует цвету линии сигнала.
4. Положение момента запуска в памяти.
5. Положение момента запуска в окне осциллограмм.
6. Статус состояния запуска.

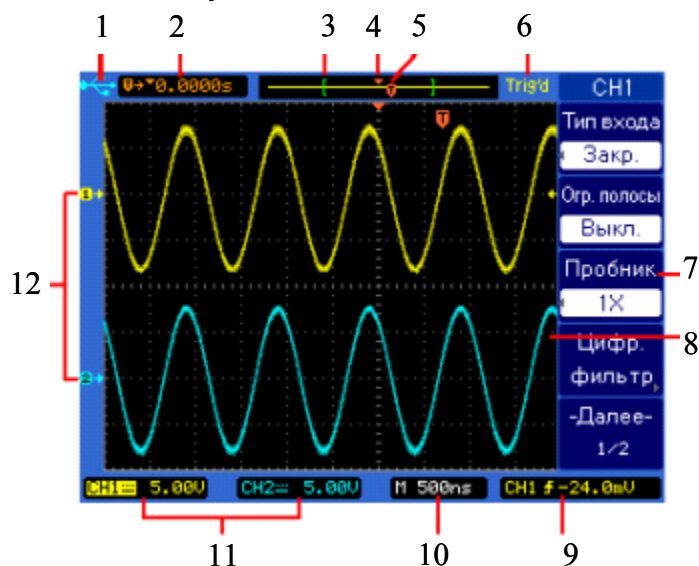


Рис. 1.5. Расположение элементов на экране цифрового осциллографа

7. Функциональные кнопки .
8. Окно осциллограмм, содержащее полученные данные, идентификаторы каналов, индикаторы запуска и нулевого уровня. Информация для каждого канала показывается своим цветом.
9. Индикатор триггера. Показывает уровень запуска, тип запуска, источник запуска.
10. Значение коэффициента горизонтальной развертки.
11. Индикация связи по входу, коэффициента вертикального отклонения, режима ограничения полосы пропускания, цифрового фильтра и режима инвертирования.
12. Индикатор положения нулевого уровня сигнала для каждого канала. Цвета значков соответствует цветам осциллограмм.

1.4. Приведение осциллографа в рабочее состояние

Перед включением прибора в сеть убедитесь, что выключатель питания находится в положении «Выключено».

Включите прибор нажатием кнопки 20 (см. рис.1.3). На дисплее появится надпись «АКТАКОМ». Для перехода в рабочий режим нажмите любую клавишу или подождите несколько секунд.

Подключите необходимые пробники на входы каналов 14 (см. рис.1.3).

При подключении пробника не забудьте соединить общий вывод пробника с общим выводом источника сигнала. Отсутствие заземления и плавающий потенциал может вызвать повреждение прибора.

Не подавайте на вход повышенных напряжений. Перед использованием пробника проверьте установленный на нем коэффициент деления. Неиспользуемый пробник необходимо отключить от прибора, т.к. он может коснуться находящегося поблизости источника с высоким напряжением.

Рекомендуется дать прибору прогреться в течение 30 минут после включения. Для более точного измерения параметров сигнала (например, при проведении научных экспериментов) предварительно проведите операцию автоматической калибровки. При изменении рабочей температуры более чем на $\pm 5^\circ\text{C}$ операцию автоматической калибровки необходимо повторить.

1.5. Порядок работы

1.5.1. Компенсация пробников

Компенсация выполняется для согласования пробника и используемого с ним входного канала. Эту процедуру необходимо выполнять всякий раз при первом подключении пробника к входному каналу. Неправильно согласованный пробник может внести ошибки в измерения.

1. Установите в меню канала СН1 ослабление 10X, установите переключатель ослабления пробника в положение 10X. Подключите контакт заземления к контакту земля, а наконечник пробника к выходу 3Врр@1кГц. Нажмите кнопку [AUTO].

2. С помощью неметаллического инструмента (отвертка в комплекте) отрегулируйте подстроенный конденсатор на пробнике до получения правильного меандра (***Меандр*** – сигнал, имеющий равную длительность высокого и низкого значений напряжений при неизменной амплитуде в полупериодах, см. рис. 1.6).

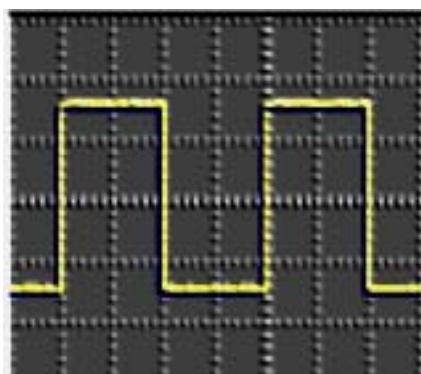


Рис. 1.6. Сигнал осциллографа при правильной компенсации

3. Подключите пробник к другому каналу осциллографа. Повторите процедуру для каждого канала и пробника.

1.5.2. Использование функции Autoset (автоматическая настройка)

Цифровые осциллографы Актаком серии АСК-2035 имеют функцию **Autoset**, которая позволяет автоматически настраивать вертикальную и горизонтальную системы, а также систему запуска. При использовании данной функции находятся, включаются и подбираются шкалы любого канала, на который поступает сигнал с частотой как минимум 50 Гц, коэффициентом заполнения более чем 0,5% и минимальной амплитудой 10 мВ. Каналы, несоответствующие данным требованиям отключаются.

Когда используется более одного канала, функция **Autoset** устанавливает вертикальную шкалу для каждого канала и использует активный канал с наименьшим номером для установки горизонтальной шкалы и запуска.

Для быстрой автоматической настройки осциллографа нажмите кнопку **[AUTO]** и на экране отобразятся сигналы с активных каналов. Для настройки осциллографа на непрерывную развёртку, нажмите функциональную кнопку **Multi-Cycle** в меню **[AUTO]**. Для настройки осциллографа на отображение единственного цикла нажмите функциональную кнопку **Single-Cycle** в том же меню. Для отмены результата действия функции **Autoset**, перед нажатием любой другой кнопки, нажмите функциональную кнопку **Undo Autoset** в меню **Auto**.

Это может оказаться полезным, если кнопка [AUTO] нажата случайно или Вы не удовлетворены полученным результатом и хотите вернуться к предыдущим значениям.

1.5.3. Вертикальные элементы управления

Органы управления вертикальным смещением осциллограмм на жидкокристаллическом экране осциллографа расположены в системе органов управления **VERTICAL** (см. рис. 1.7).

Для перемещения сигнала выбранного канала (CH1 или CH2) и значка нулевого уровня соответствующего данному каналу вверх или вниз, поверните ручку вертикальной позиции ▲▼ над кнопкой указывающей активный канал. Значение напряжения, синхронно меняющееся в нижнем левом углу экрана, указывает удаление нулевого уровня (земли) сигнала от центра экрана.

Для возврата сигнала и соответствующего значка нулевого уровня обратно в центр экрана нажмите на ручку вертикальной позиции ▲▼ над кнопкой соответствующего активного канала.

Кнопки CH1, CH2, MATH, REF.

Используйте кнопки каналов **CH1**, **CH2** на передней панели для вызова соответствующего меню канала и для включения или выключения отображения сигнала с определенного канала на экране.

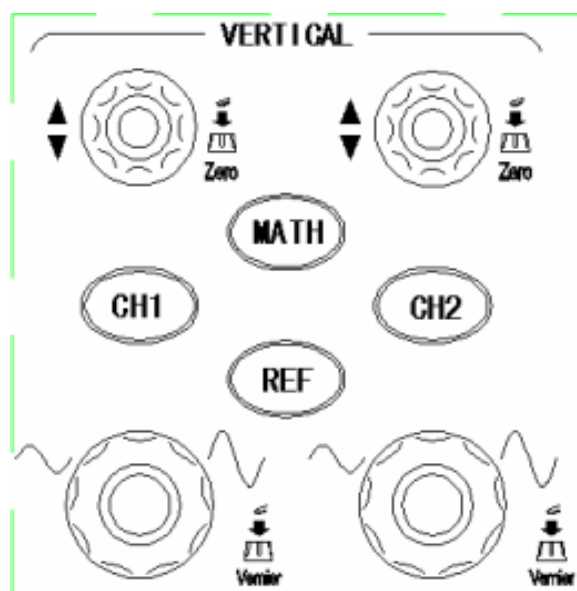


Рис. 1.7. Органы управления вертикальным смещением осциллограмм

Если кнопка подсвечена, то соответствующий ей канал показывается на экране. Если на экране показываются оба канала **CH1** и **CH2** и меню для канала **CH2**, то для того чтобы выключить канал **CH1**, необходимо сначала нажать кнопку **CH1**, вызвав тем самым меню **CH1**, а затем повторно нажать кнопку **CH1** повторно для выключения канала **CH1**.

1.5.3.1. Управление вертикальной шкалой каналов CH1 и CH2

Поверните большую ручку вертикальной шкалы под кнопкой соответствующего активного канала для установки коэффициента масштабирования для этого канала. Эта ручка меняет коэффициента масштабирования с шагом 1-2-5. Коэффициент масштабирования отображается в левом нижнем углу экрана. Нажмите на эту же ручку, чтобы переключиться между настройкой «точно» и «грубо». В режиме настройки «грубо», как уже было сказано выше, поворот ручки меняет шкалу с шагом 1-2-5.

1.5.3.2. Меню каналов CH1 и CH2

Кнопка **CH1** отображает меню канала и включает отображение канала на экране.

Нажмите кнопку **CH1**, затем нажмите функциональную кнопку **Тип входа (Coupling)**. Выберем связь по переменному току **Закр.(AC)** (см. рис. 1.5). Связь по переменному току устанавливается на жидкокристаллическом экране. В результате на экране не отображается постоянная составляющая входного сигнала. Связь по переменному току используется для наблюдения за сигналами с большими значениями постоянной составляющей.

В тех случаях, когда необходимо наблюдать постоянную и переменную составляющие входного сигнала, выбирается связь по постоянному току **Откр.(AC)**. Для этого нажмите кнопку канала **CH1**, затем функциональную кнопку **Тип входа (Coupling)**, появятся сообщения для функциональных кнопок 15 (см. рис. 1.3) настройки параметров (см. рис. 1.5) и установить открытый вход **Откр.**

Входной канал можно отключить от осциллографа, а его вход подключить к общему выводу входного сигнала, закоротив его. Установим режим закорачивания на землю **Закороч (GND coupling)**. Для чего нажмите кнопку **CH1**, а затем функциональную кнопку 15 (см. рис. 1.3)

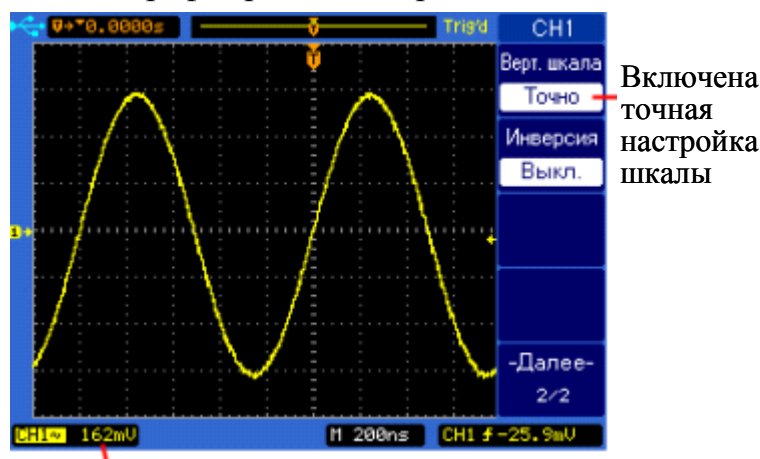
Тип входа (Coupling) для настройки параметров (см. рис. 1.5), установив закороченный вход **Закороч.**

1.5.3.3. Настройка ослабления пробника

Существуют пробники с различными коэффициентами ослабления, влияющими на вертикальный масштаб отображаемого сигнала. Выберите коэффициент ослабления, соответствующий конкретному пробнику. Например, для пробника 10X, подключенного к каналу **СН1**, нажмите кнопку канала **СН1**, затем нажмите функциональную кнопку **Пробник (Probe)** и выберите значение 10X. Если к каналу **СН1** подключен пробник с коэффициентом ослабления 1:1, нажмите кнопку канала **СН1**, а затем нажмите программную кнопку Пробник (Probe) и выберите 1X. В этом случае на правой стороне жидкокристаллического экрана установится информация: **Пробник, 1X** (см. рис. 1.5).

1.5.3.4. Установка вертикального масштаба (В/дел)

Для установки вертикального масштаба для канала поверните большую ручку вертикальной шкалы, находящуюся под кнопкой соответствующего канала. Значение коэффициента отображается в нижнем левом углу экрана (см. рис. 1.8). Для изменения вертикального масштаба нажмите **СН1** → Далее 1/2 → **Верт. шкала (Volts scale)** и тип настройки **Грубо (Coarse)** или **Точно (Fine)**. Пример установки точной настройки вертикального масштаба осциллографа приведен на рис. 1.8.



Значения точной настройки вертикальной шкалы

Рис. 1.8. Пример установки точной настройки вертикальной шкалы

1.5.4. Органы управления горизонтальной разверткой

Управление горизонтальной настройкой временной развертки используется для более подробного изучения исследуемого сигнала и изменения положения точки запуска. Органы управления горизонтальной настройкой расположены в системе **HORISONTAL** (см. рис. 1.9).

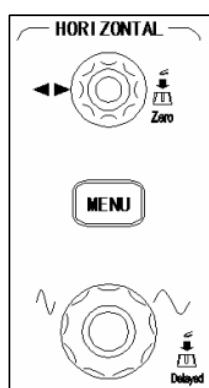


Рис. 1.9. Органы управления горизонтальной настройкой

Во время регистрации сигнала органы управления горизонтальной позицией позволяют устанавливать окно считывания относительно точки запуска. Когда осциллограф остановлен, органы управления горизонтальной системой позволяют перемещать отображенный сигнал в окне осциллограмм в горизонтальном направлении до и после точки запуска. Эта точка помечена знаком «Т» в верхней части масштабной сетки окна осциллограмм (см. рис.1.8), а также соответствующим значком положения момента запуска в памяти в верхней части экрана.

Значок (Ц) является индикатором опорного времени. Когда вы меняете горизонтальный масштаб, осциллограмма сокращается или расширяется вокруг этой точки.

Нажмите на ручку управления горизонтальной позицией ◀▶ для сброса временной задержки и индикатора точки запуска.

Примечание: Управление горизонтальной позицией недоступно в режиме X-Y.

Регулятор управления горизонтальным масштабом изменяет коэффициент развертки в соответствии с шагом ряда, значение отображается в строке состояния.

1.5.4.1. Меню **HORISONTAL**

Нажмите кнопку [**MENU**] для отображения меню **HORISONTAL**. Это меню позволяет переключать горизонтальные режимы: **Основн. (Main)**, **Растяжка (Delayed)**, **Прокрут. (Roll)**, или **X-Y** и устанавливать время удержания **Удсрж.(Holdoff)**.

Нажмите горизонтальную кнопку [**MENU**] для показа первой (из 2) страницы меню **HORISONTAL**. С правой стороны жидкокристаллического экрана осциллографа появятся сообщения для функциональных кнопок 15 (см. рис. 1.3) параметров горизонтальной настройки (см. Табл. 1.1).

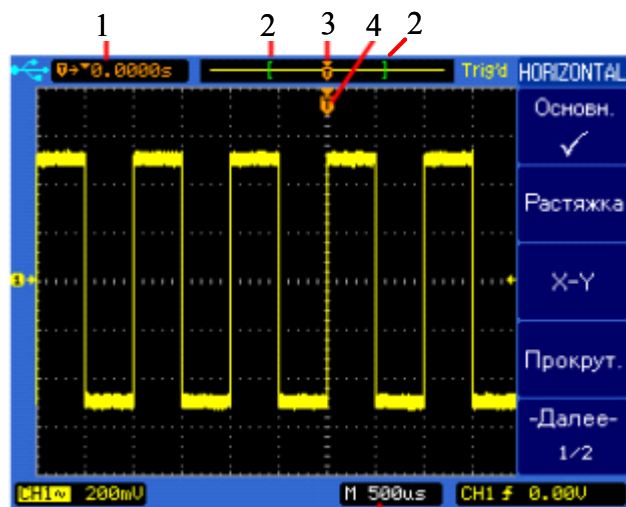
Таблица 1.1

HORISONTAL	Меню	Установки	Комментарии
Основн. ✓	Основн.	√	Основной режим включен
		–	Основной режим выключен
Растяжка	Растяжка	√	Режим растяжки включен
		–	Режим растяжки выключен
X-Y	X-Y	√	Режим X-Y включен
		–	Режим X-Y выключен
Прокрут.	Прокрут.	√	Режим прокрутки включен
			Режим прокрутки выключен
-Далее- 1/2	-Далее- 1/2	–	Выбор страницы 2/2

Для показа второй (из 2) страницы меню **HORISONTAL** нажмите функциональную кнопку **-Далее-1/2**.

1.5.4.2. Основной горизонтальный режим

Основной горизонтальный режим – обычный режим просмотра для осциллографа. Когда осциллограф остановлен, органы управления горизонтальной системой позволяют перемещать отображенный сигнал в окне осциллограмм в горизонтальном направлении до и после точки запуска и изменять ее масштаб. Во время регистрации сигнала в **Основном режиме** поворот ручки управления горизонтальным масштабом изменяет коэффициент временной развёртки. Значение временной развёртки (с/дел) отображается в нижней части экрана (см. рис. 1.10).



Значение временной развертки с/дел

Рис. 1.10. Внешний вид экрана при регистрации сигнала в основном режиме

На рис. 1.10 обозначено:

1. Значение, соответствующее времени растяжки или положение точки запуска на записанной осциллограмме относительно опорной точки времени (Ц).
2. Квадратные скобки показывают положение видимого на экране фрагмента относительно всей осциллограммы (памяти).
3. Положение точки запуска на осциллограмме (памяти).
4. Положение точки запуска на видимом фрагменте осциллограммы (окна осциллограммы).

Нажмите горизонтальную кнопку [MENU], затем функциональную кнопку **Основн. (Main)** для выбора **Основного режима**. В правой части жидкокристаллического экрана осциллографа появятся сообщения для функциональных кнопок 15 (см. рис. 1.3) параметров горизонтальной настройки основного режима: Удержание, Сброс удержания, Сброс задержки, Далее-2/2.

1.5.4.3. Режим растяжки

В режиме растяжки экран делится на две части. В верхней половине показывается базовый сигнал, а в нижней – увеличенный фрагмент сигнала. Данная функция необходима для более детального анализа участка базового сигнала. Область растяжки базового сигнала помечена с двух сторон затененным вертикальным ограничением. Незатененная область

обозначает фрагмент сигнала, который подвергнется растяжке и в этом виде отобразится в нижней части экрана. Для изменения временной развёртки окна растяжки, поверните ручку управления горизонтальным масштабам. Во время вращения значение временной развёртки для окна с растяжкой (2) отображается над основной временной развёрткой (M). Для изменения временной развёртки нормального окна нажмите функциональную кнопку **Основн. (Main)**, затем поверните ручку управления горизонтальным масштабам. Смещения выбранного фрагмента по осциллограмме происходит поворотом ручки управления горизонтальной позицией ◀▶.

Для перехода в режим растяжки подключите источник сигнала к CH1, нажмите горизонтальную кнопку [MENU], а затем функциональную кнопку **Растяжка (Delayed)**. Также, быстрое переключение между основным режимом и режимом растяжки можно произвести нажатием на ручку управления горизонтальным масштабам.

Вид экрана осциллографа при переходе в режим растяжки приведен на рис. 1.11.

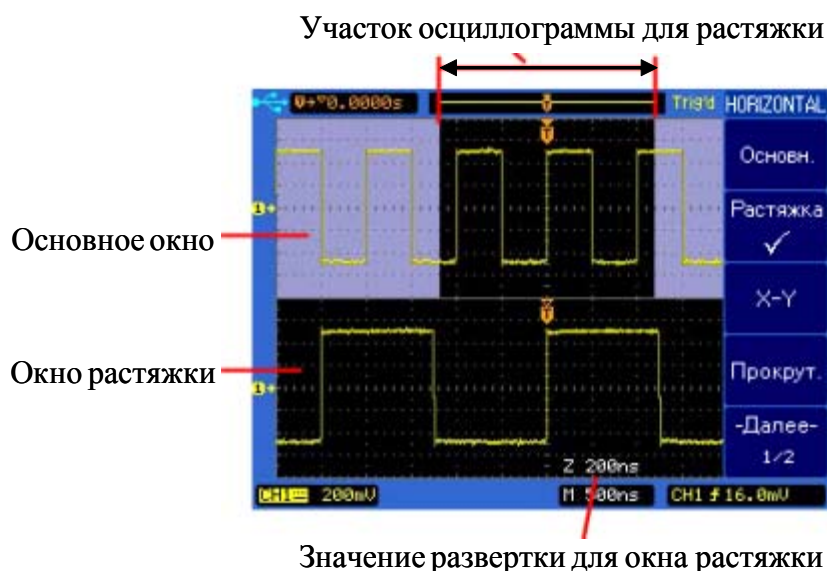


Рис. 1.11. Экрана осциллографа в режим растяжки

1.5.4.4. Режим X-Y

В режиме X-Y амплитуда сигнала канала 1 используется для отклонения по горизонтальной оси (X), а амплитуда сигнала канала 2 - по вертикальной оси (Y), т.е. временная развёртка выключена. Режим X-Y применяется для построения фигур Лиссажу.

Режим X-Y можно использовать для сравнения отношения частот и фаз двух сигналов, а также с соответствующими датчиками для ото-

бражения отношений между напряжением и отклонением, скоростью потока и давлением, напряжением и током, или напряжением и частотой. Для достижения оптимального изображения необходимо выбрать соответствующий вертикальный масштаб перед переходом в режим X-Y. Используйте режим X-Y для сравнения двух сигналов с одинаковой частотой и различающимися фазами. Подайте два сигнала к каналам CH1 и CH2, нажмите кнопку [MENU] и затем функциональную кнопку [X-Y] для выбора режима X-Y.

1.5.4.5. Горизонтальный режим прокрутки (самописца)

В режиме прокрутки сигнал на экране обновляется справа налево. Данный режим работает только при развёртке 500 мс/дел или медленнее. Если текущее значение временной развёртки быстрее, чем 500 мс/деление, оно будет принудительно установлено на 500 мс/дел при выборе режима прокрутки. В режиме прокрутки нет точки запуска. Фиксированная точка отсчёта на экране – это правая граница экрана, она обозначает текущий момент времени. Из-за отсутствия точки запуска информация, предшествовавшая запуску, недоступна. Для приостановки отображения в режиме прокрутки, нажмите кнопку [SINGLE]. Для очистки экрана и возобновления считывания данных в режиме прокрутки нажмите кнопку [SINGLE] повторно. Используйте режим прокрутки при низкочастотных сигналах для получения диаграмм, похожих на результат работы ленточного самописца.

1.5.5. Система управления запуском развёртки

Система запуска определяет момент начала регистрации данных и отображения формы сигнала осциллографом. При правильно настроенной системе запуска на экране будет стабильное изображение сигнала. Система управления запуском функционирует в основном режиме и в режиме растяжки. Органы управления запуском расположены в системе TRIGGER (см. рис. 1.12).

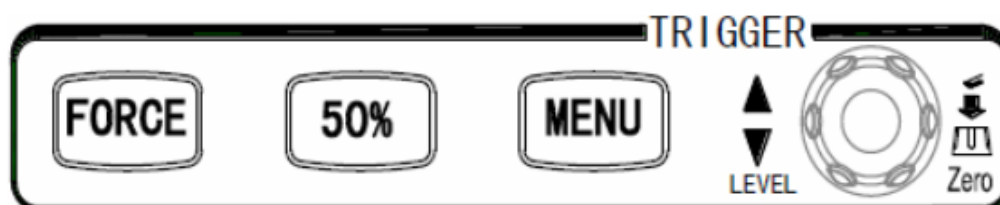


Рис. 1.12. Органы управления запуском

Кнопка [MENU] системы запуска.

Для показа меню системы запуска **TRIGGER** нажмите кнопку **[MENU]** в данной секции. С правой стороны жидкокристаллического экрана осциллографа появятся сообщения для функциональных кнопок 15 (см. рис. 1.3) параметров управления запуском (см. Табл. 1.2).

Таблица 1.2

Меню	Установки	Комментарии
Тип запуска	Видео	Режим запуска – по видеосигналу
	Фронт	Режим запуска – по фронту
	Импульс	Режим запуска – по импульсу
Источник	CH1	Источник запуска – канал CH1
	CH2	Источник запуска – канал CH2
	EXT	Источник запуска – внешний сигнал
	EXT/5	Источник запуска – внешний сигнал (ослабленный в 5 раз)
	От сети	Источник запуска – от сети
	Поочеред.	Источник запуска – каналы CH1 и CH2 поочередно
	Наклон	
Наклон		Запуск по нарастающему фронту
		Запуск по спадающему фронту
Режим	Авто	Регистрация сигнала при отсутствии условий запуска
	Ждущий	Регистрация сигнала только при выполнении условий запуска
Уст. Запуск		Переход в меню установки запуска

Далее нажмите функциональную кнопку **Тип запуска (Type)** для выбора запуска по **Фронту** (Edge), Импульсу (Pulse) или Видео (Video).

- **Кнопка [50%]**

Эта кнопка устанавливает уровень запуска в точку на 50% от размаха сигнала по вертикали.

- **Кнопка принудительного запуска [FORCE]**

Нажатие кнопки **[FORCE]** приводит к немедленному запуску, даже при невыполнении условий запуска. Функция полезна в случае отсутствия сигнала на экране при использовании ждущего или однократном режиме запуска.

- **Управление уровнем запуска**

Используйте ручку контроля уровня запуска Level для установки уровня запуска. При ее повороте на экране временно появляется горизонтальная линия, показывающая уровень запуска. После исчезновения линии уровень запуска отображается небольшой стрелкой с правой стороны экрана.

1.5.6. Зона кнопок MENU

Данная зона содержит шесть кнопок (см. рис. 1. 13): Кнопки [UTILITY] (служебное), [MEASURE] (измерение), [ACQUIRE] (взаимодействие), [SAVE/LOAD] (сохранять/загрузить), [CURSOR] (курсор, метка), [DISPLAY] (дисплей, отображение).

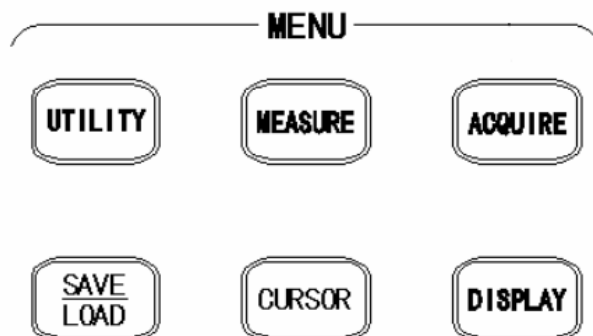


Рис. 1. 13. Зона кнопок MENU

1.5.6.1. Запись осциллограммы в память осциллографа

Для записи осциллограммы с экрана дисплея, полученной при исследовании электрического сигнала в память осциллографа, нажмите кнопку [ACQUIRE]. А затем кнопку запись (Record) функциональных кнопок 15 (см. рис. 1.3) для показа меню RECORD. На экране дисплея появится информация (см. Табл. 1.3):

Таблица 1.3

RECORD	Меню	Установки	Комментарии
Режим	Режим	Запись	Режим записи
Запись		Воспроизв.	Режим воспроизведения записи
Источник		Сохранение	Режим сохранения во внутреннюю или внешнюю память
CH1		Выкл.	Выключение регистра
Интервал	Источник	CH1	Источник запуска – канал CH1
100ms		CH2	Источник запуска – канал CH2
Посл. кадр		Pass/Fail Out	Выход проверки Годен/Негоден
1000	Интервал	↻	Установка интервала времени между записью кадров
Операция	Посл. кадр	↻	Установка количества записываемых кадров
	Операция	•	Запись
		.	Стоп

Примечание: Максимальное количество сохраняемых осциллограмм – 1000.

1.5.6.2. Запись осциллограммы в *USB*-накопитель

Для записи осциллограммы с экрана дисплея, полученной при исследовании электрического сигнала осциллографом в *USB*-накопитель, нажмите кнопку [**UTILITY**]. А затем кнопку **Уст. печати** (Print Setup) функциональных кнопок 15 (см. рис. 1.3) для показа меню PRINT. На экране дисплея появится информация (см. Табл. 1.4):

Таблица 1.4

PRINT	Меню	Установки	Комментарии
Печать в	Печать в	Файл	Сохранить в файл
Файл		USB-принтер	Выдавать на печать в USB-принтер
Тип файла	Тип файла	BMP (8bit)	Сохранять в формате 8-ми битном BMP
BMP(8 Bit)		BMP (24bit)	Сохранять в формате 24-ми битном BMP
Экран		CSV	Сохранять в формате CSV
Обычное		—	Возврат в меню UTILITY
			

- Подключите *USB*-накопитель в *USB*-разъем на передней панели.
- Нажмите функциональную кнопку **Печать в (Print to)** для выбора печати в файл.
 - Нажмите функциональную кнопку **Тип файла (File Type)** для выбора формата файла.
 - Нажмите кнопку [**PRINT**] для сохранения файла на *USB* устройство.

1.6. Проведение измерений

Цифровой осциллограф обычно (по установке пользователя) автоматически настраивает вертикальную и горизонтальную системы развертки, а также систему запуска. Поэтому определить максимальное или минимальное значения исследуемого сигнала, а также период следования импульсов или их длительность не представляет особых трудностей.

Для быстрой автоматической настройки осциллографа нажмите кнопку [AUTO] и на экране отобразятся сигналы с активных каналов, см. рис. 1.14.

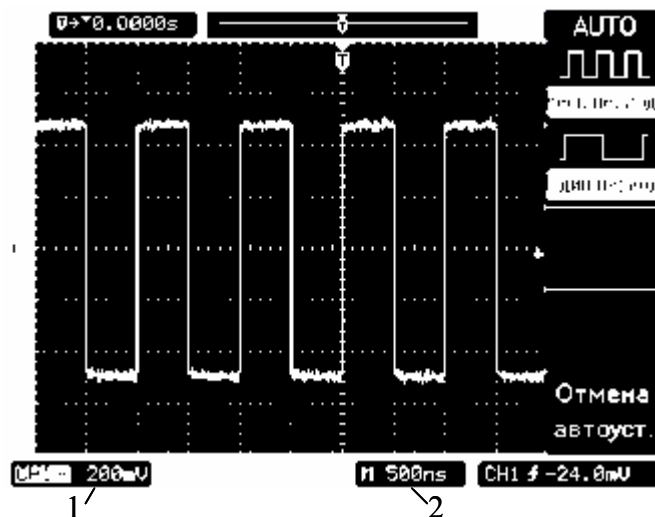


Рис. 1.14. Работа осциллографа в режиме [AUTO]

На рис. 1.14. обозначены: 1 – коэффициент вертикального отклонения, В/дел; 2 – коэффициент горизонтальной развертки, с/дел.

1.6.1. Измерение напряжений

В режиме **AUTO** значение исследуемого сигнала в вольтах определяется следующим образом:

$$U_m = A \cdot k_{\text{дел}}, \quad (1.1)$$

где A – измеренное значение сигнала в делениях шкалы, дел;

$k_{\text{дел}}$ – коэффициент вертикального отклонения, В/дел.

В данном случае: $A = 2,5$ дел; $k_{\text{дел}} = 200 \text{ mV/дел}$; $U_m = 500 \text{ mV}$.

Цифровой осциллограф позволяет производить измерения параметров сигналов непосредственно в цифровой форме.

Нажмите кнопку [MEASURE] (измерение) для показа **MEASURE**. В правой части экрана осциллографа появится информация (см. Табл. 1.5):

Таблица 1.5

MEASURE	Меню	Установки	Комментарии
Источник CH1	Источник	CH1	Канал для измерения – CH1
		CH2	Канал для измерения – CH2
Напряжение	Напряжение	—	Выбор параметров напряжения для измерения
Время	Время	—	Установка интервала времени между записью кадров
Удаление измерений	Удаление измерений	—	Удаление результатов измерений с экрана
Все измер. Выкл.	Все измерения	Вкл.	Отображение всех результатов измерений на экране включено
		Выкл.	Отображение всех результатов измерений на экране включено

Нажмите функциональную кнопку **Напряжение (Voltage)** для показа первой (из 4) страницы меню **VOLTAGE**. Если данное меню не устраивает пользователя, нажмите функциональную кнопку **Далее 1/4** для показа второй (из 4) страниц меню **VOLTAGE**. В правой части экрана осциллографа появится информация (см. Табл. 1.6):

Таблица 1.6

VOLTAGE	Меню	Установки	Комментарии
Высокое	Высокое	—	Измерение напряжения вершины прямоугольного импульса
Низкое	Низкое	—	Измерение напряжения основания прямоугольного импульса
Среднее	Среднее	—	Измерение среднего напряжения сигнала
Действующее	Действующее	—	Измерение среднквадратичного напряжения сигнала
-Далее- 2/4	-Далее- 2/4	—	Выбор страницы 3/4

Нажмите соответствующие функциональные кнопки напряжений, которые вы хотите измерить. Выбранный параметр отобразится в нижней части экрана. Если параметр не может быть измерен корректно, вместо значения показывается «****».

Для сброса всех измеренных параметров на экране вернитесь на первую страницу меню **MEASURE** и нажмите функциональную кнопку **Очистить (Clear)**.

1.6.2. Измерение временных интервалов и частоты

Для быстрой автоматической настройки осциллографа нажмите кнопку **[AUTO]** и на экране отобразятся сигналы с активных каналов, см. рис. 1.14.

В режиме **AUTO** измеряемый временной интервал определяется как произведение длины измеряемого изображения сигнала на экране по горизонтали в делениях l_t на значение коэффициента развертки по горизонтали k_p .

$$T = l_t \cdot k_p. \quad (1.2)$$

Например для периода следования импульсов (см. рис. 1.14): $l_t = 2,0$ дел; $k_p = 500 \text{ ns/дел}$; $T = 1000 \text{ ns} = 1 \mu\text{s}$.

Частота следования импульсов определяется по формуле:

$$f = 1/T, \quad (1.3)$$

где T – период следования импульсов напряжения.

Цифровой осциллограф позволяет производить измерения частоты и периода следования сигналов непосредственно в цифровой форме.

Нажмите кнопку **[MEASURE]** (измерение) для показа **MEASURE**, а затем функциональную кнопку **Время (Time)** для показа первой (из 5) страниц меню **TIME**.

В правой части экрана осциллографа появится информация: (см. Табл. 1.7):

Таблица 1.7

TIME	Меню	Установки	Комментарии
 Частота	Частота	—	Измерение частоты сигнала
 Период	Период	—	Измерение периода сигнала
 Вр. нараст.	Вр. нараст	—	Измерение длительности переднего фронта импульса
 Время спада	Вр. спада	—	Измерение длительности заднего фронта импульса
-Далее- 1/5	-Далее- 1/5	—	Выбор страницы 2/5

Нажмите соответствующие функциональные кнопки параметров, которые вы хотите измерить. Выбранный параметр отобразится в нижней части экрана. В нижней части экрана могут показываться до трех параметров. Нажатие функциональной кнопки соответствующего параметра для его добавления приведет к вытеснению первого параметра из трех ранее показанных. Если параметр не может быть измерен корректно, вместо значения показывается «***».

Для сброса всех измеренных параметров на экране вернитесь на первую страницу меню **MEASURE** и нажмите функциональную кнопку **Очистить (Clear)**.

1.7. Подготовка к проведению измерений

1.7.1. Подключение исследуемого сигнала

Соедините кабель с гнездом **CH1** или **CH2** осциллографа. При подключении кабеля входное сопротивление осциллографа равно 1МОм с параллельной емкостью, значение которой зависит от типа используемого кабеля. При необходимости увеличения входного сопротивления

осциллографа (например, для исследования сигналов до 400 В) пользуйтесь кабелем с делителем, который входит в комплект запасных частей осциллографа. Концы кабеля не равнозначны. Один проводник является информационным, другой (общий) – соединен с корпусом осциллографа. Информационный конец проводника подключают к контрольным точкам исследуемой схемы, общий – к общему проводу источника питания схемы. На практике имеется простой способ, позволяющий различить входные концы проводников, не имеющих маркировку. Для этого необходимо взяться за конец одного проводника рукой: если на экране осциллографа луч высветит горизонтальную прямую – это общий вывод, соединенный с корпусом осциллографа, если кривую линию – в руке информационный вывод.

1.8. Программа работы

- 1.8.1. Ознакомиться с принципом действия осциллографа, расположением органов управления, их назначением.
- 1.8.2. Привести осциллограф в рабочее состояние.
- 1.8.3. Произвести калибровку коэффициента отклонения и длительности развертки (по указанию преподавателя).
- 1.8.4. Подключить осциллограф к генератору блока генераторов напряжений с наборным полем.
- 1.8.5. Выбрать источник синхронизации.
- 1.8.6. Установить требуемые коэффициенты отклонения и длительности развертки.
- 1.8.7. Выбрать режим развертки.
- 1.8.8. Произвести измерения частоты генератора лабораторного стенда для среднего (произвольно среднего) положения потенциометра регулятора частоты.
- 1.8.9. Произвести измерение амплитуды и длительности импульсного сигнала генератора лабораторного стенда, определить его период и частоту.
- 1.8.10. Произвести запись осциллограммы на USB-носитель или произвести его фотографирование.
- 1.8.11. Выполнить другие измерения по указанию преподавателя.

1.9. Порядок выполнения лабораторной работы при использовании программы Electronics Workbench 5.12

1.9.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench [1] .

1.9.2. Соберите схему по рис.1.15, используя необходимые элементы и приборы (генератор и осциллограф) из библиотеки. Установите курсор мыши на элемент или прибор и, нажав левую кнопку мыши, перемещая ее, установите их на требуемое место наборного поля. Отпустите кнопку.

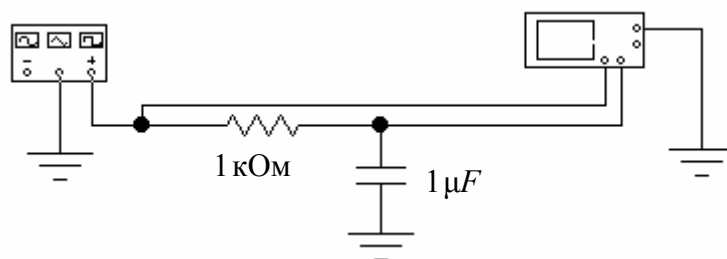


Рис.1.15. Схема исследования интегрирующей цепочки

Соединения между элементами и приборами выполните в следующей последовательности:

- установите курсор на вывод одного из элементов;
- нажмите левую кнопку мыши (соединение с выводом элемента покажет появившаяся стрелка вместо ладони и черная точка в месте соединения);
- не отпуская левую кнопку, протяните провод мышью до клеммы другого элемента, после чего отпустите кнопку. Проводник соединит элементы, изогнувшись под прямым углом. Проводник можно сделать цветным, установив на него курсор и дважды быстро щелкнув левой кнопкой мыши. Затем установите курсор на выбранную цветную клавишу появившегося меню и нажмите левую кнопку мыши. Измените цвет проводника, соединяющего осциллограф и конденсатор на красный.

Для раскрытия лицевой панели **генератора** поместите на него курсор и дважды щелкните левой кнопкой мыши. Выберите сигнал генератора синусоидальной формы, щелкнув левой кнопкой мыши по соответствующему окну. Установите значения амплитуды выходного напряжения генератора 10V и частоты 1kHz набором численных значений параметров в числовом поле или щелчком левой кнопки мыши по соответствующим стрелкам слева от значений параметров. Для получения

симметричного сигнала генератора установите параметр (DUTY CYCLE) – 50(%), смещение (OFFSET) – 0.

Раскройте лицевую панель **осциллографа**. Выберите режим измерения «по переменному току», активизировав окно **АС**, поместив на него курсор и щелкнув левой кнопкой мыши. Установите длительность развертки 0,2 ms/div. Установите масштаб по каналу **A** 5V/Div и по каналу **B** 1V/div. Включите питание схемы, щелкнув левой кнопкой мыши по тумблеру питания.

Произведите с помощью осциллографа измерения амплитуды и периода переменных напряжений. (Вы должны получить следующие результаты: сигнал красного цвета $U_m = 1,6В$, $T = 1ms$; сигнал черного цвета $U_m = 10В$, $T = 1ms$). Определите частоту напряжений исследуемых сигналов. Сравните полученные результаты измерения с установленными на панели генератора.

Увеличьте масштаб осциллограммы на экране монитора щелчком по кнопке **ZOOM**. На увеличенном экране выставьте оси 1 и 2 на амплитудные значения осциллограмм напряжений. Численные значения напряжений по каналам измерения (VA1, VB1, VA2, VB2), времени от начала развертки (T1, T2) и разницы между значениями сигналов в моменты времени T1 и T2 можно прочесть в трех окнах под экраном осциллографа. Уточните проведенные ранее измерения амплитуды и периода переменных напряжений.

Уменьшите масштаб осциллограмм щелчком по кнопке **REDUCE**.

1.9.3. Измените численные значения сопротивления, емкости и частоты генератора в соответствии с индивидуальным заданием (См. табл. 1.8)

Таблица 1.8

№ варианта	1	2	3	4	5	6	7	8	9	10
R, kΩ	1,2	1,2	0,51	7,5	4,3	5,6	0,47	0,82	8,2	0,6
C, μF	6,8	4,7	3,3	2,2	1,5	0,68	0,47	0,33	0,22	0,1
f, kHz	2	0,5	0,4	0,8	12	8,2	6,4	4,3	13,6	14




1.10. Содержание отчета

1. Цель работы.
2. Структурная схема осциллографа и описание принципа его действия.
3. Описание методики калибровки.

4. Описание процессов измерения по указанию преподавателя. Значение опытных и расчетных данных. Графики исследуемых сигналов.

5. Выводы о проделанной работе.

1.11. Задания для самопроверки

1. Поясните принцип действия осциллографа.
2. Поясните, как определить информационный и общий вывод измерительного кабеля осциллографа?
3. Каков порядок проведения измерений временных интервалов осциллографом?
4. Для чего предназначена ручка с символом ?
5. Для чего предназначена ручка с символом ?
6. Каков порядок проведения измерений амплитуды входного сигнала осциллографом?
7. Каков порядок проведения измерений периода входного сигнала осциллографом?
8. Что такое меандр?
9. Для чего предназначена кнопка [50%]?
10. Как правильно выбрать источник синхронизации исследуемого сигнала?
11. Для чего предназначена ручка с символом ?
12. Поясните, в каком положении должен находиться переключатель \approx , \perp ; \sim при измерении переменной составляющей входного сигнала?

1.12. Список литературы

1. Программа конструирования и моделирования работы электронных схем Electronics Workbench 4.1./Мальцева О. П., Кояин Н. В., Чернышев А. Ю./ Методические указания по применению для студентов направления 55.13.00 и специальности 18.04.00 Центра дистанционного образования. – Томск, Изд. ТПУ, 1998. – 47с.
2. Афонский А. А., Дьяков В. П. Измерительные приборы и массовые электронные измерения. – М.: СОЛОН-Пресс, 2007.– 540 с.
3. Дьяков В. П. Современная осциллография и осциллографы. – М.: СОЛОН-Пресс, 2005.– 320 с.

2. ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ СХЕМ

Лабораторная работа №2

Цель работы: получить практические навыки при работе с логическими элементами микросхем транзисторно-транзисторной логики, а также навыки проектирования комбинационных логических схем.

2.1. Общие положения

В схемах управления устройствами и приборами на основе цифровых интегральных микросхем выполняются логические и функциональные схемы, формирующие программу работы устройств, их защиту, индикацию, тестирование и другие важные узлы, повышающие работоспособность системы.

Поэтому знание основ схемотехники и получение практических навыков работы с цифровыми интегральными микросхемами разной степени интеграции являются необходимым условием для специалистов в области автоматизации и приборостроения.

2.2. Основные логические функции и схемы

Сложные цифровые схемы строятся путем многократного повторения базовых логических схем. Инструментом такого построения служит булева алгебра, которая применительно к цифровой технике называется алгеброй логики. В отличие от переменной в обычной алгебре логическая переменная имеет только два значения, которые называются логическим нулем и логической единицей. Логический ноль и логическая единица обозначаются соответственно 0 и 1. В алгебре логики 0 и 1 не числа, а логические переменные.

В алгебре логики существуют три основных операции между логическими переменными: логическое умножение (конъюнкция), логическое сложение (дизъюнкция) и логическое отрицание (инверсия). По аналогии с алгеброй чисел в алгебре логики используют следующие обозначения операций:

логическое умножение $Y = X_1 \cdot X_2 = X_1 \wedge X_2$;

логическое сложение $Y = X_1 + X_2 = X_1 \vee X_2$;

логическое отрицание $Y = \bar{X}$.

В табл. 2.1 приведены основные законы и правила преобразования логических уравнений

Таблица 2.1

Закон или правило	Логическое умножение	Логическое сложение
1. Коммутативный закон	$X_1 \cdot X_2 = X_2 \cdot X_1$	$X_1 + X_2 = X_2 + X_1$
2. Ассоциативный закон	$X_1 \cdot (X_2 \cdot X_3) = (X_1 \cdot X_2) \cdot X_3$	$X_1 + (X_2 + X_3) = (X_1 + X_2) + X_3$
3. Дистрибутивный закон	$X_1 \cdot (X_2 + X_3) = X_1 \cdot X_2 + X_1 \cdot X_3$	$X_1 + X_2 \cdot X_3 = (X_1 + X_2) \cdot (X_1 + X_3)$
4. Правило склеивания	$X_1 \cdot (X_1 + X_2) = X_1$	$X_1 + X_1 \cdot X_2 = X_1$
5. Правило повторения	$X \cdot X = X$	$X + X = X$
6. Правило отрицания	$X \times \bar{X} = 0$	$X + \bar{X} = 1$
7. Правило двойной инверсии	$\bar{\bar{X}} = X$	
8. Теорема де Моргана	$\overline{X_1 \times X_2} = \bar{X}_1 + \bar{X}_2$	$\overline{X_1 + X_2} = \bar{X}_1 \times \bar{X}_2$
9. Операции с 0 и 1	$X \cdot 1 = X$ $X \cdot 0 = 0$ $\bar{0} = 1$	$X + 0 = X$ $X + 1 = 1$ $\bar{1} = 0$

Многие из этих правил используются и в алгебре чисел. Однако правила склеивания и повторения для чисел несправедливы, а понятие «инверсия» для чисел не вводится. Сравнивая правила преобразования логических уравнений для логического умножения и сложения, следует обратить внимание на содержащуюся в них двойственность: если в любом из тождеств поменять местами логическое умножение со сложением и 0 с 1, то тождество сохранится.

Так как логические переменные принимают только два значения (0 и 1), число возможных вариантов их логического умножения или сложения также конечно. Найдем возможные результаты логического умножения и сложения функции двух переменных X_1 и X_2 , используя правила табл.2.1. Результаты сведем в табл. 2.2 и 2.3.

Из табл.2.2 следует, что Y только тогда равен 1, когда и X_1 , и X_2 равны 1. На этом основании операция логического умножения называется функцией И (&).

Таблица 2.2

Таблица истинности для логического умножения $Y = X_1 \cdot X_2$

X_1	X_2	Y
0	0	0
0	1	0
1	0	0
1	1	1

При логическом сложении двух переменных Y равен 1 только тогда, когда или X_1 , или X_2 , или оба вместе равны 1. Поэтому операцию логического сложения называют функцией ИЛИ (1). Возможные варианты для логического сложения приведены в табл. 2.3.

Таблица 2.3

Таблица истинности для логического сложения $Y = X_1 + X_2$

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	1

Несколько реже на практике применяются схемы, реализующие логическую функцию ИСКЛЮЧАЮЩЕЕ ИЛИ. Булево выражение для логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ: $Y = X_1 \oplus X_2$. Символ \oplus (псевдоплюс) означает, что входы X_1 и X_2 связаны логической функцией ИСКЛЮЧАЮЩЕЕ ИЛИ. Значение функции ИСКЛЮЧАЮЩЕЕ ИЛИ для двух переменных сведены в табл. 2.4.

Таблица 2.4

Таблица истинности для логической функции ИСКЛЮЧАЮЩЕЕ ИЛИ $Y = X_1 \oplus X_2$

X_1	X_2	Y
0	0	0
0	1	1
1	0	1
1	1	0

Из табл. 2.4 следует, что Y только тогда равен 1, когда X_1 и X_2 не равны между собой. Поэтому функцию ИСКЛЮЧАЮЩЕЕ ИЛИ называют также функцией НЕРАВНОЗНАЧНОСТЬ.

Так как логические переменные принимают только два фиксированных значения, то математический аппарат алгебры логики используется для анализа и синтеза электрических схем, которые находятся в двух легко различаемых рабочих состояниях. Таким элементом электрической схемы является ключ, изображенный на рис. 2.1.

Примем, что состояние разомкнутого ключа соответствует логическому нулю, а замкнутого – логической единице. Таким образом, ключ реализует переменную $U_{\text{ИП}}$, если он замкнут, и переменную $\bar{U}_{\text{ИП}}$, если он разомкнут.

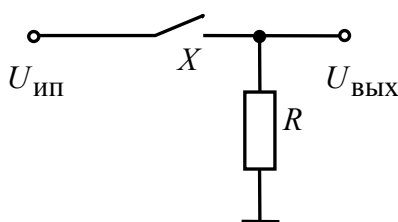


Рис. 2.1. Представление логической переменной в виде ключа

Два ключа, соединенных последовательно, как показано на рис. 2.2, реализуют функцию И.

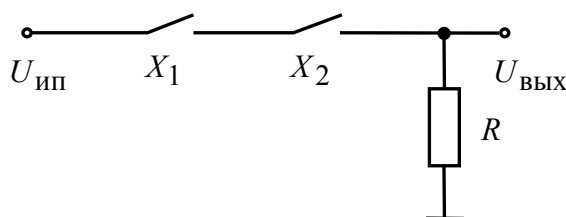


Рис. 2.2. Представление логической схемы И в виде двух ключей

Очевидно, что рассматриваемая цепь будет замкнута только тогда, когда ключи X_1 и X_2 замкнуты, т.е. если и $X_1 = 1$, и $X_2 = 1$. А выходная переменная будет определяться по выражению

$$U_{\text{ВЫХ}} = (X_1 \cdot X_2) \cdot U_{\text{ИП}}.$$

Функция ИЛИ может быть получена, если ключи включить параллельно.

При реализации сложных релейно-контакторных схем управления установками и функциональных узлов различного назначения алгебра логики применяется для минимизации схем.

Другой возможностью представления логических переменных является электрическое напряжение, имеющее два различных уровня: высокий (H – уровень) и низкий (L – уровень). Этим уровням можно по-

ставить в соответствие состояния 1 и 0. Система обозначений (высокий уровень – 1, низкий – 0) называется позитивной логикой. Возможна также и обратная система обозначений: высокий уровень – 0, низкий – 1, которая называется негативной логикой.

Сложные электронные схемы могут быть реализованы с помощью простых электронных схем. Эти схемы имеют один или несколько входов и один выход. Такие схемы называют логическими элементами.

Наряду с основными логическими элементами, реализующими функции И, ИЛИ, НЕ на практике большое распространение получили комбинационные элементы ИЛИ-НЕ и И-НЕ, которые образуются путем инверсии результатов, получаемых при выполнении функций ИЛИ и И соответственно.

Электронные схемы, реализующие функции ИЛИ-НЕ и И-НЕ являются базовыми для построения как основных, так и более сложных логических структур.

Для реализации одной и той же логической функции существует большое число электронных схем. Если они выполняют одну и ту же функцию, то обозначаются одинаково. Эти обозначения в соответствии с ГОСТ 2.702-75* представлены на рис. 2.3 – рис. 2.8.

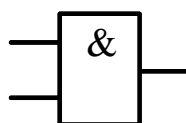


Рис. 2.3. Схема И

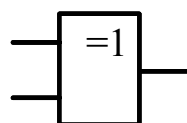


Рис. 2.4. Схема ИСКЛЮЧАЮЩЕЕ ИЛИ

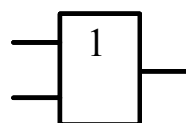


Рис. 2.5. Схема ИЛИ

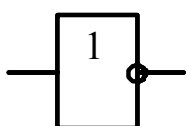


Рис. 2.6. Схема НЕ

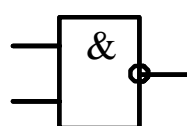


Рис. 2.7. Схема И - НЕ

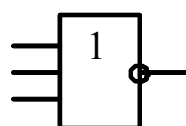


Рис. 2.8. Схема ИЛИ - НЕ

Элементы, приведенные выше, могут также обозначаться символически, как показано на рис. 2.9–2.14.

Электронные схемы, выполняющие одну и ту же логическую функцию, но собранные на различных элементах, отличаются по потребляемой мощности, напряжению питания, значениям высокого и низкого уровней выходного напряжения, времени задержки распространения сигнала и нагрузочной способности.

Чтобы правильно выбрать тип схемы, необходимо знать их внутреннюю структуру.

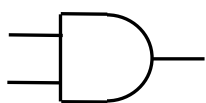


Рис. 2.9. Символ логического элемента И

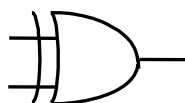


Рис. 2.10. Символ логического элемента ИСКЛЮЧАЮЩЕ ИЛИ

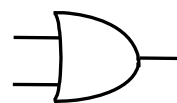


Рис. 2.11. Символ логического элемента ИЛИ

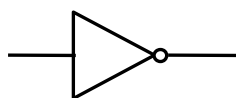


Рис. 2.12. Символ логического элемента НЕ

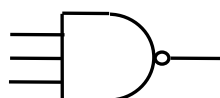


Рис. 2.13. Символ логического элемента И-НЕ

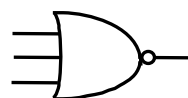


Рис. 2.14. Символ логического элемента ИЛИ-НЕ

2.3. Комплементарные МОП-структуры

Комплементарные МОП-структуры представляют собой в настоящее время наиболее распространенное семейство логических элементов.

Работу логического элемента на МОП-структуре рассмотрим на примере инвертора, схема которого приведена на рис.2.15.

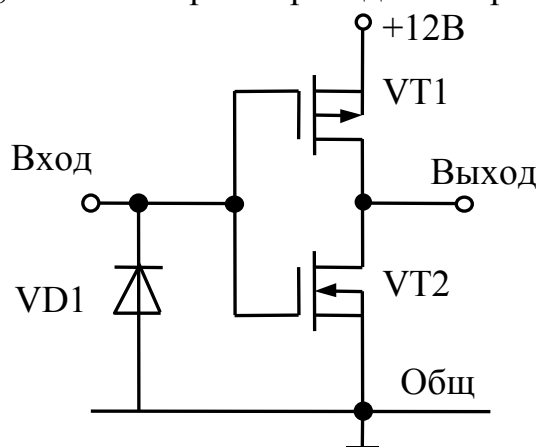


Рис. 2.15. Принципиальная схема КМОП-инвертора

Инвертор содержит два комплементарных (дополняющих) транзистора $VT1$, $VT2$ и диода $VD1$, защищающего схему от отрицательных

входных сигналов. Схема работает следующим образом. Если на входе инвертора действует напряжение логического нуля, то транзистор $VT1$, имеющий p -канал, полностью открыт, поскольку его затвор при этом соединен с общим проводом и поэтому на него подается напряжение отпирающей полярности относительно истока, соединенного с плюсом источника питания. Транзистор $VT2$, имеющий n -канал, закрыт, вследствие чего напряжение на выходе инвертора максимально и соответствует напряжению логической единицы.

Когда на вход схемы подается положительное напряжение логической единицы, то транзистор $VT1$ закрывается, а транзистор $VT2$ полностью открывается, вследствие чего напряжение на выходе становится нулевым, то есть его логический уровень низкий.

Возможные состояния работы микросхемы сведены в табл. 2.5.

Таблица 2.5

$U_{\text{вх}}$	$U_{\text{вых}}$
0	1
1	0

Особенностью КМОП микросхем является то, что если вход схемы не подключен к источнику сигнала, то это соответствует высокому входному логическому уровню.

2.4. Транзисторно-транзисторная логика

Интегральные микросхемы транзисторно-транзисторной логики (ТТЛ) получили широкое распространение благодаря сравнительно высокому быстродействию и надежности, технологичности изготовления, функциональной полноте серии ТТЛ элементов.

Основной элемент ТТЛ представлен на рис.2.16. Вход интегральной схемы (ИС) представляет собой многоэмиттерный транзистор $VT1$. Отдельно такие транзисторы не выпускаются, а используются только в интегральных схемах.

Если на входы 1 и 2 ИС подан высокий уровень напряжения $U_{\text{вх}}^1$ (рис.2.17), то ток, проходящий через резистор $R1$ по открытому в прямом направлении переходу база-коллектор транзистора $VT1$, течет и через базу транзистора $VT2$, открывая его. Ток эмиттера транзистора $VT2$ открывает по базовым цепям транзисторы $VT3$ и $VT5$.

При этом базовый ток транзистора $VT5$ поддерживается на таком уровне, что транзистор остается в открытом состоянии даже при больших значениях выходного тока (10mA–15mA). Выходное напряжение ИС в этом режиме работы составляет 0,1–0,4 В.

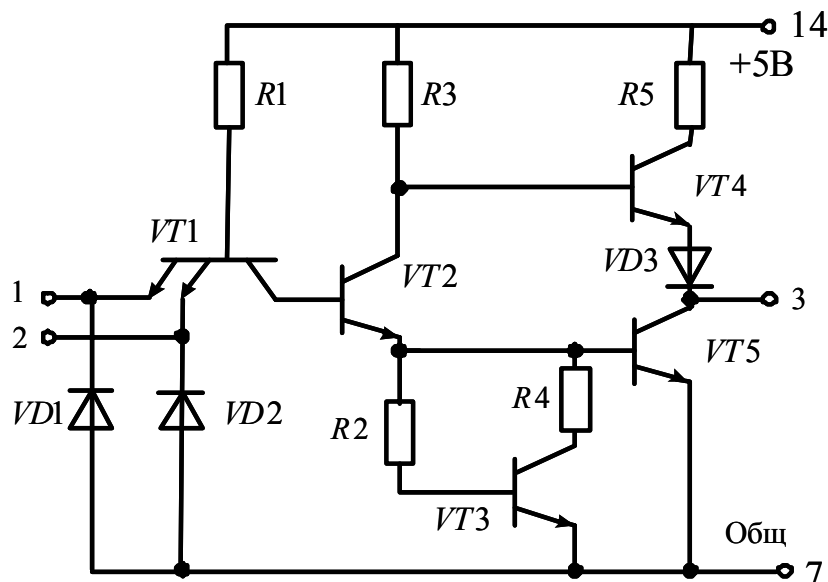


Рис. 2.16. Принципиальная схема основного элемента интегральной схемы транзисторно-транзисторной логики

Если хотя бы на один вход многоэмиттерного транзистора $VT1$ подан низкий уровень напряжения $U_{\text{вх}}^0$ (рис. 2.18), то соответствующий переход база – эмиттер открывается и отбирает базовый ток транзистора $VT2$, который при этом закрывается. Это приводит к выключению транзисторов $VT3$ и $VT5$. Тогда открывается транзистор $VT4$, ток базы которого протекает через резистор $R3$. Открытый транзистор $VT4$ подключает к выходу схемы источник питания. Выходной потенциал микросхемы в этом случае высокий и для серии 155, например, не менее 2,4В. Транзистор $VT4$ с нагрузкой $R_{\text{н}}$ образует эмиттерный повторитель, благодаря чему выход ИС является низкоомным и обладает высокой нагрузочной способностью.

Сведем возможные состояния ИС рис.2.16. в табл. 2.6.

Таблица 2.6

$U_{\text{вх}1}$	$U_{\text{вх}2}$	$U_{\text{вых}}$
0	0	1
0	1	1
1	0	1
1	1	0

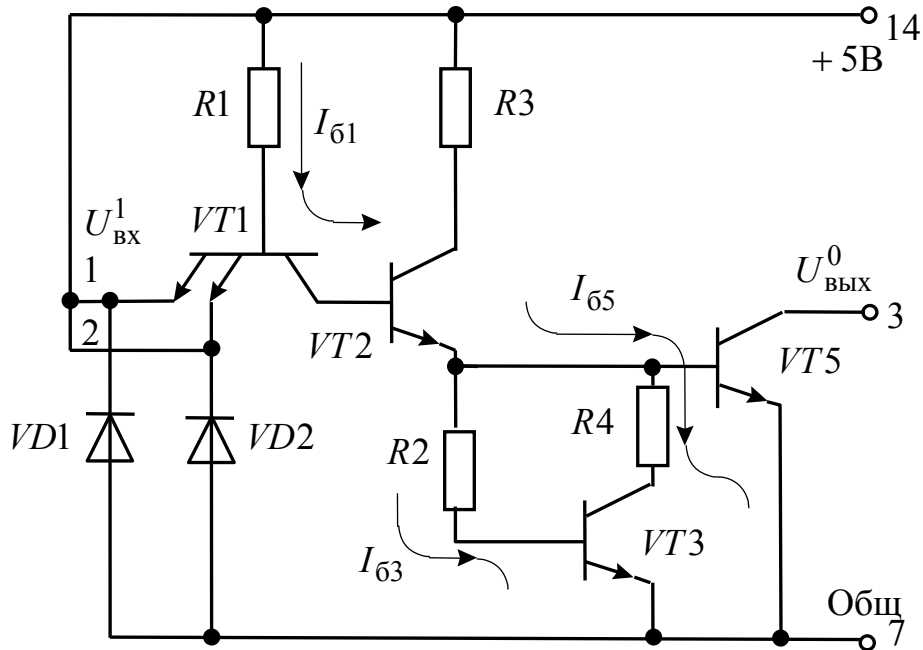


Рис. 2.17. Распределение токов и напряжений при высоком входном логическом уровне

Анализ состояний базового элемента ИС ТТЛ показывает, что он выполняет логическую функцию И-НЕ положительной логики.

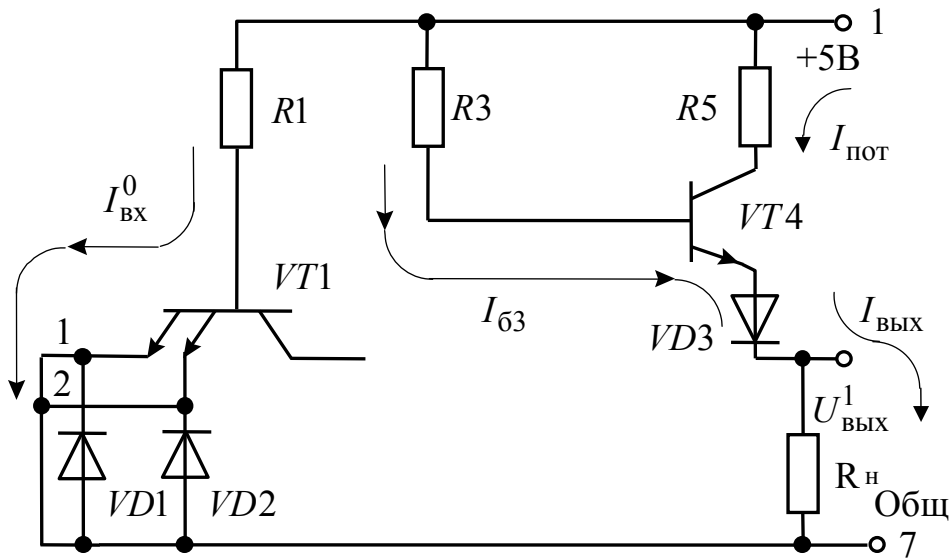


Рис. 2.18. Распределение токов и напряжений при низком входном логическом уровне

Большим недостатком схемы ТТЛ является то, что в момент ее переключения на короткое время открываются оба транзистора и $VT4$, и $VT5$ (рис. 2.16.). В этом случае потребление тока микросхемой ограничивается только защитным резистором $R5$. Импульс тока момента переключения вызывает высокочастотные помехи на шине питания. Поэто-

му правила эксплуатации рекомендуют микросхему шунтировать по цепи питания высокочастотным керамическим конденсатором развязки с емкостью 0,1 мкФ и более.

Передающая характеристика ИС ТТЛ приведена на рис.2.19. Как следует из рисунка, низкий уровень выходного напряжения ИС не равен нулю, а высокий – меньше напряжения питания микросхемы (5В). ИС обладает усилительными свойствами с коэффициентом передачи около 10.

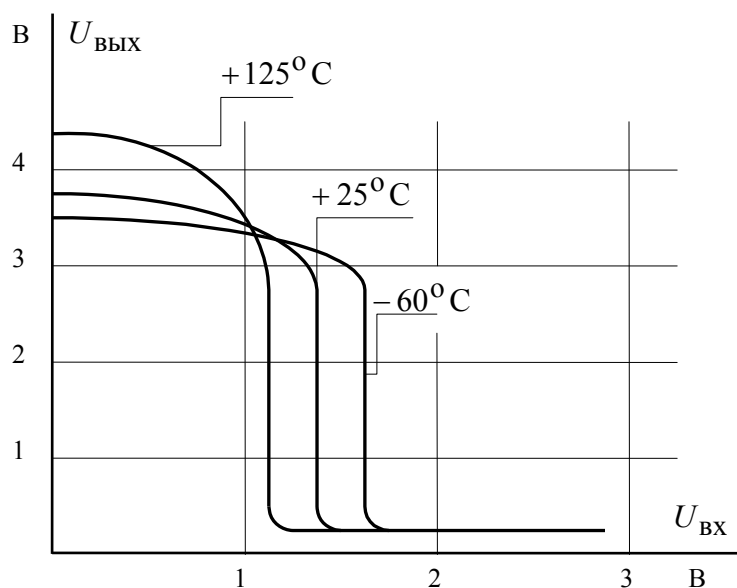


Рис.2.19. Передаточные характеристики схемы ТТЛ для различных температур

Входной и выходной импульсы простейшего логического элемента И-НЕ (НЕ) интегральной схемы ТТЛ показаны во времени на рис.2.20. Как следует из рисунка, выходной импульс $U_{\text{ВЫХ}}$ несколько задержан относительно входного $U_{\text{ВХ}}$. Для элементов ТТЛ времена задержки распространения при включении $t_{\text{зд.р}}^{1.0}$ и при выключении $t_{\text{зд.р}}^{0.1}$ определяются глубиной насыщения, в которое попадают при переключении импульсные транзисторы и емкостью входной и выходной цепей соединительных проводников микросхемы. Так влияние входной емкости определяется следующим образом: входной сигнал уже окончился, но выходной еще не нарастает (рис.2.20), поскольку необходимо время для стекания избыточного заряда во входной цепи. Собственные времена задержек логических элементов ИС серии 155 составляют: $t_{\text{зд.р}}^{1.0} < 15 \text{ нс}$, $t_{\text{зд.р}}^{0.1} < 22 \text{ нс}$ и приводятся в паспортах данных микросхем.

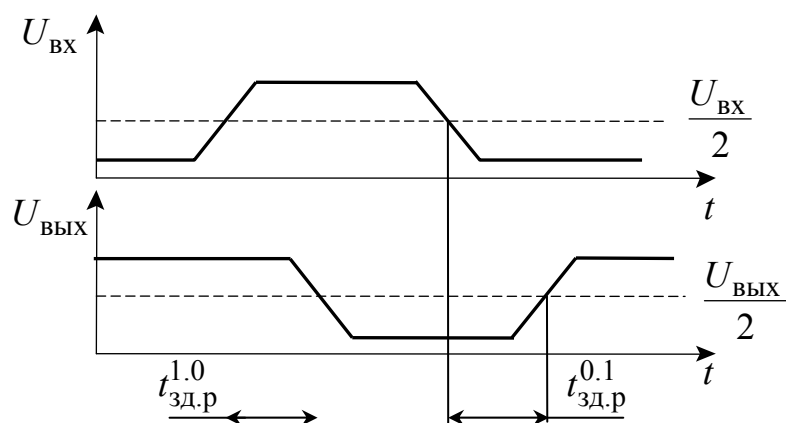


Рис. 2.20. Входной и выходной импульс схемы ТТЛ

Промышленность выпускает интегральные схемы в пластмассовых, керамических или металлокерамических корпусах. Один из вариантов корпуса ИС приведен на рис. 2.21. С одной из сторон корпуса микросхемы нанесен ключ, от которого против хода часовой стрелки отсчитываются номера выводов.

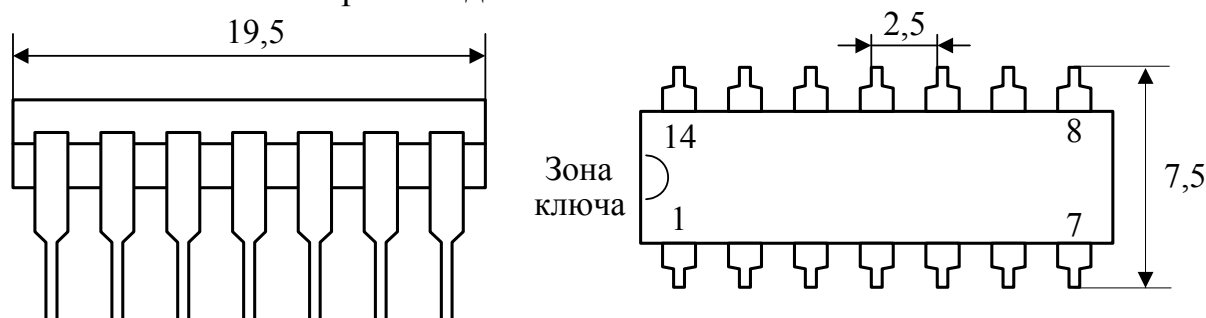


Рис. 2.21. Вариант исполнения корпуса интегральной схемы

2.5. Синтез цифрового автомата

Произвести синтез цифрового автомата. Составить принципиальную схему цифрового автомата, соответствующую таблице истинности. Упростить схему цифрового автомата в соответствии с правилами преобразования логических схем. Составить цифровой автомат на элементах ТТЛ или КМОП логики. Привести диаграммы выходных и входных сигналов логической схемы. Исследовать упрощенную схему цифрового автомата в программной среде Electronics Workbench. Варианты заданий приведены в Приложении 1.

Составим таблицу истинности работы цифрового автомата (табл. 2.7).

Таблица 2.7

Строка	Входы			Выходы	
	X_1	X_2	X_3	$Y_{\text{ВЫХ}}$	$\bar{Y}_{\text{ВЫХ}}$
1	0	0	0	0	1
2	0	0	1	0	1
3	0	1	0	0	1
4	0	1	1	1	0
5	1	0	0	0	1
6	1	0	1	1	0
7	1	1	0	0	1
8	1	1	1	1	0

Для нахождения аналитического выражения логической функции, которая соответствовала бы этой таблице, рекомендуется следующий порядок действий:

1. В таблице выделяют строки, в которых выходная переменная $Y_{\text{ВЫХ}}$ имеет значение 1.

2. Для каждой строки таблицы составляют конъюнкцию – логическое умножение всех выходных переменных, причем записывают сомножитель X_i , если рассматриваемая переменная равна 1, в противном случае записывают \bar{X}_i . Таким образом, составляется столько уравнений, сколько имеется строк с $Y_{\text{ВЫХ}} = 1$.

3. Записывая логическую сумму всех найденных произведений, получают искомую функцию в дизъюнктивной форме.

В соответствии с табл. 2.7 в строках 1, 4, 8 функция $Y_{\text{ВЫХ}} = 1$. Логическое умножение для каждой из строк дает следующие зависимости:

$$\begin{aligned} \text{строка 4} & \quad Y_4 = \bar{X}_1 \cdot X_2 \cdot X_3. \\ \text{строка 6} & \quad Y_6 = X_1 \cdot \bar{X}_2 \cdot X_3; \\ \text{строка 8} & \quad Y_8 = X_1 \cdot X_2 \cdot X_3; \end{aligned}$$

Искомая функция записывается в виде логической суммы:

$$Y = Y_4 + Y_6 + Y_8$$

или

$$Y = X_1 \cdot X_2 \cdot X_3 + X_1 \cdot \bar{X}_2 \cdot X_3 + \bar{X}_1 \cdot X_2 \cdot X_3.$$

Логическая схема, которая соответствует этой функции, приведена на рис. 2.22.

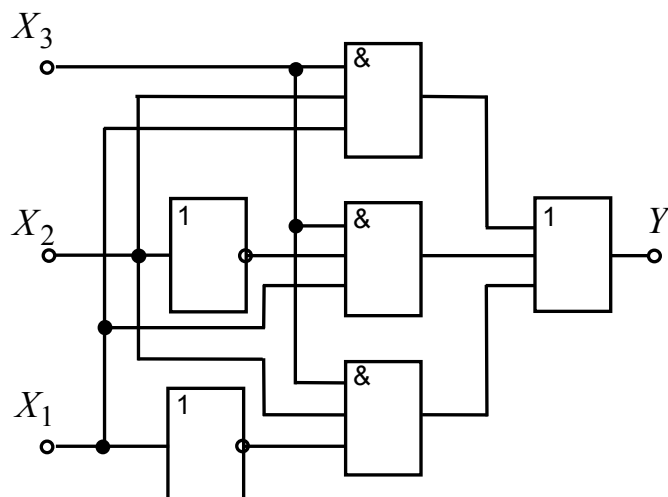


Рис. 2.22. Логическая схема

Схема содержит 6 логических элементов. Упростить схему можно, предварительно преобразовав выражение для Y в соответствии с правилами алгебры логики. Основные правила алгебры логики приведены в табл. 2.1.

В соответствии с дистрибутивным законом для логического умножения:

$$Y = X_3 \cdot \{X_1 \cdot (X_2 + \bar{X}_2) + \bar{X}_1 \cdot X_2\}$$

Дальнейшее упрощение возможно с учетом правила отрицания:

$$Y = X_3 \cdot \{X_1 + \bar{X}_1 \cdot X_2\}$$

Применив дистрибутивный закон для логического сложения, получим:

$$Y = X_3 \cdot \{X_1 + \bar{X}_1\} \cdot \{X_1 + X_2\}$$

Еще раз, применив правило отрицания, будем иметь:

$$Y = X_3 \cdot \{X_1 + X_2\}$$

Логическая схема, построенная по последнему выражению, приведена на рис. 2.23. Схема содержит всего 2 элемента и реализует функцию 2ИЛИ-2И.

Если в таблице истинности в столбце выходной переменной стоит больше единиц, чем нулей, то с целью упрощения преобразований вместо Y рассматривают инвертированную переменную \bar{Y} . Для этой переменной единиц меньше, чем нулей. Для переменной \bar{Y} вычисляют логическую функцию, в которую входит уже меньшее число произведений, после чего ее упрощают. Найденную таким образом функцию инвертируют, получая при этом искомое логическое выражение для Y . В связи с

этим заменяют операцию (+) на (x) и наоборот, а все переменные (каждые в отдельности) инвертируют.

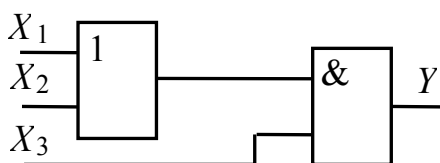


Рис. 2. 23. Упрощенная логическая схема

По принципиальной схеме рис.2.23 с помощью программы Electronics Workbench была построена модель цифрового автомата (рис.2.24, а) и проведена проверка его работы. Анализ диаграмм (рис.2.24, в) показал, что выходной сигнал принимает значение высокого уровня 1 при входных значениях: $X_1 = 1, X_2 = 1, X_3 = 1$; $X_1 = 1, X_2 = 0, X_3 = 1$; $X_1 = 0, X_2 = 1, X_3 = 1$. Таким образом можно сделать вывод, что схема рис. 2. 23 является упрощенным вариантом схемы рис. 2. 22 и работает в соответствии с табл. 2.7. В третьем такте выходного сигнала появился кратковременный сигнал высокого логического уровня. Это является существенным недостатком схемы, не позволяющим использовать ее на практике.

2.6. Построение логических схем на микросхемах ТТЛ

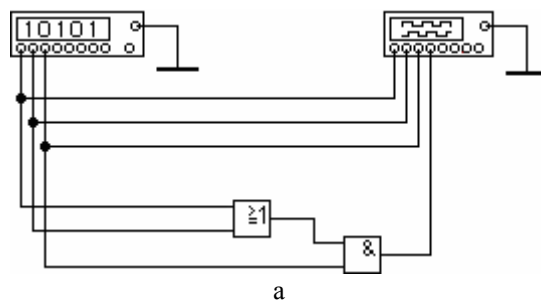
Выпускаемые промышленностью микросхемы, выполняющие логические функции, различаются по числу элементов в корпусе и по числу входов каждого из них. Промышленность выпускает одноходовые (шесть элементов в корпусе), двухходовые (четыре элемента в корпусе), трехходовые (три элемента в корпусе), четырехходовые (два элемента в корпусе) и восьмивходовые (один элемент в корпусе) интегральные схемы ТТЛ. Не всегда все входы элемента микросхемы удается использовать при построении логических схем. В этом случае неиспользуемые входы можно включать следующим способом:

- оставлять свободными, если это не влияет на выполнение основной логической функции. Однако при этом снижается помехоустойчивость функционирования, но это самый простой метод с точки зрения монтажа;

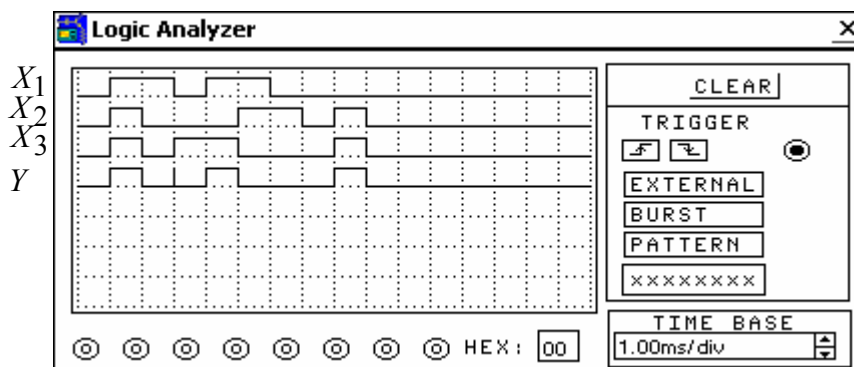
- подсоединять к шинам питания (+5В) или (Общ.), обеспечив выполнение основной логической функции. Если на шине питания (+5В) действует импульсные помехи, то для увеличения помехоустой-

чивости, неиспользованные входы подсоединяются через резисторы (1 кОм–5 кОм);

- замыкать с используемыми. В этом случае динамические параметры элемента ИС не ухудшаются, но предыдущая ИС нагружается сильнее и возрастает потребляемый ток.



а



б

Рис. 2.24. Электронное моделирование логической схемы 2И-ИЛИ:

а – модель электрической схемы;

б – логический анализатор входных и выходных сигналов

Логическую функцию $Y = X_3 \cdot \{X_1 + X_2\}$ практически можно реализовать только на тех функциональных элементах, которые входят в состав используемой серии. Отметим, что среди простых комбинационных микросхем ТТЛ преобладают приборы с логикой НЕ, И-НЕ, kИ-mИЛИ-НЕ, где k и m – число входов схемы И и ИЛИ одного функционального элемента. Количество микросхем, выполняющих логические операции И, ИЛИ без инверсии, существенно меньше.

При построении логических схем на серийных микросхемах следует стремиться к тому, чтобы наиболее полно использовать элементы, входящие в микросхему. Так, необоснованное увеличение числа корпусов микросхемы приводит к возрастанию потребляемой мощности (тока) и стоимости устройства.

Состав микросхем, используемых при выполнении лабораторной работы и их цоколевка, приведены в Приложении 1.

Если логическую схему (рис. 2.23), выполняющую логическую функцию $Y = X_3 \cdot \{X_1 + X_2\}$, использовать как принципиальную, то для ее реализации потребуется две микросхемы типов К555ЛЛ1 и К555ЛИ1. Причем в обеих микросхемах по 3 элемента не используются.

Следовательно, для наиболее оптимальной практической реализации полученная логическая функция требует дальнейших преобразований:

$$Y = X_3 \cdot (X_1 + X_2) = \overline{\overline{X_3 \cdot X_1 + X_3 \cdot X_2}}$$

Полученную функцию можно выполнить на микросхеме типа К555ЛР11 либо на зарубежном аналоге 74LS51 (рис. 2.25).

Элемент DD1.1 реализует логическую функцию 2И-2ИЛИ-НЕ и позволяет на выходе получить инверсное значение искомой функции $Y = \overline{X_3 \cdot X_1 + X_3 \cdot X_2}$.

Элемент DD1.2 – инвертор, собранный на втором элементе 3И-2ИЛИ-НЕ микросхемы К555ЛР11. На первом входе схемы ИЛИ, представляющем схему И на три входа (выводы 12, 13, 1), искусственно формируется логический 0 путем подключения выводов 12, 13, 1 к шине питания с нулевым (низким) уровнем напряжения. На второй вход схемы ИЛИ, представляющий также схему И на три входа (выводы 9, 10, 11) подается сигнал искомой логической функции в инверсном виде \bar{Y} . Выводы 9, 10, 11 микросхемы соединяются между собой. Элемент DD1.2 при такой коммутации входов выполняет инвертирование в соответствии с логическими преобразованиями:

$$Y = \overline{\bar{Y} \cdot \bar{Y} \cdot \bar{Y} + 0 \cdot 0 \cdot 0} = \overline{\bar{Y} + 0} = Y.$$

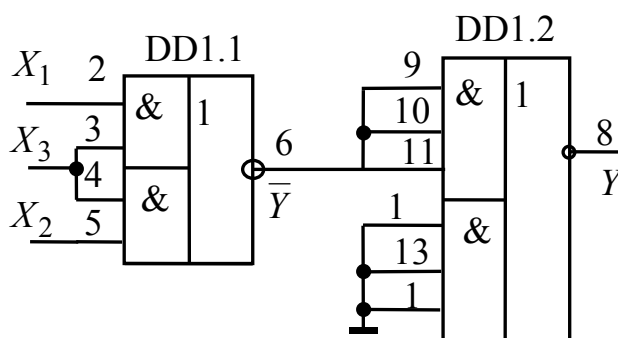


Рис. 2.25. Принципиальная схема цифрового автомата

Окончательная проверка цифрового автомата, собранного на микросхеме 74LS51 проведена в программной среде Electronics Workbench. Результаты моделирования представлены на рис. 2.26.

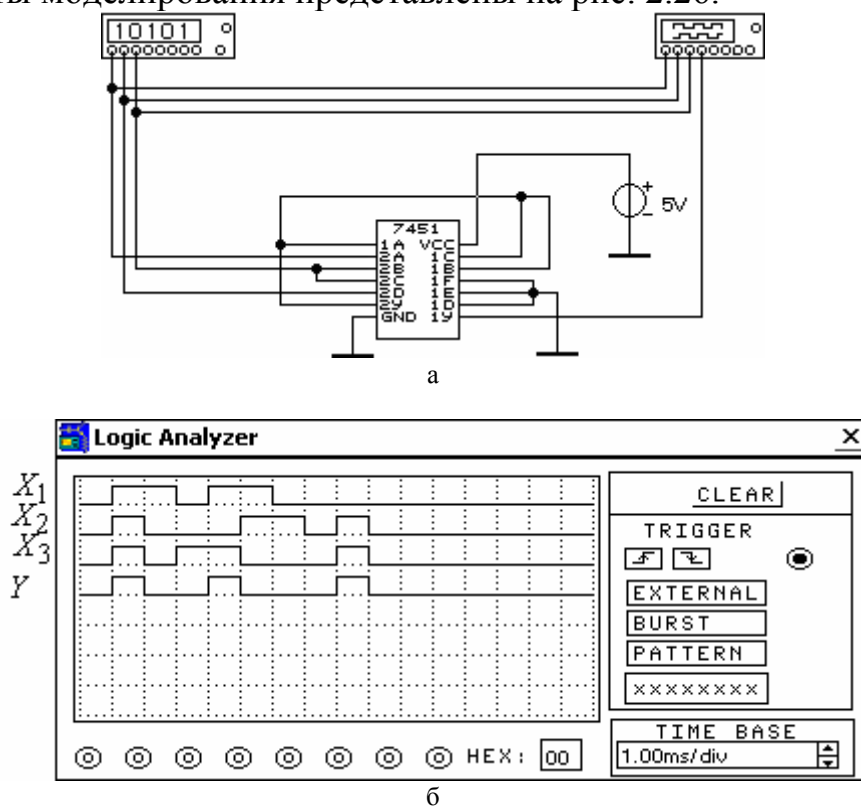


Рис. 2.26. Электронное моделирование на микросхеме 74LS51:
 а – модель электрической схемы;
 б – логический анализатор

Анализ результатов моделирования показывает, что разработанная схема полностью соответствует заданию (табл. 2.7).

2.7. Порядок выполнения работы на лабораторном стенде

2.7.1. Ознакомьтесь с описанием лабораторного стенда.

2.7.2. Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

2.7.3. Соедините аппаратуру в соответствии со схемой электропитания.

2.7.4. Соберите исследуемую логическую цепь на наборном поле блока испытания цифровых устройств А1;

2.7.5. Включите устройство защитного отключения и автоматический выключатель в однофазном источнике питания Q1;

2.7.6. Включите выключатель «СЕТЬ» блока испытания цифровых устройств А1.

2.7.7. Протестируйте работу логической схемы НЕ. Установите в разъем блока испытания цифровых устройств миниблок с исследуемым логическим элементом. Вариант подключения логического элемента НЕ на наборном поле блока испытания цифровых устройств приведен на рис. 2.27.

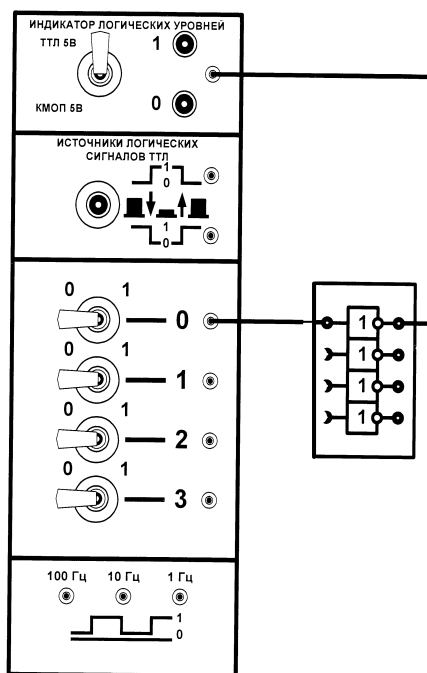


Рис. 2.27. Схема тестирования логической схемы НЕ

В результате тестирования необходимо установить соответствие функционального назначения элемента состоянию сигналов на его входе и выходе. Для формирования необходимого логического уровня на входе элемента необходимо подключить его вход к тумблеру 0 блока испытания цифровых устройств, как показано на рис. 2.27, а уровень логического сигнала задавать переключением тумблера 0. Логический уровень на выходе элемента DD1 можно контролировать с помощью осциллографа, цифрового вольтметра на пределе измерения 20В или индикатора логических уровней лабораторного стенда. В этом случае переключатель логических уровней необходимо установить в положение ТТЛ 5В. Результаты исследований занести в табл. 2.8.

Таблица 2.8

Входной логический уровень	Выходной логический уровень	
	Теория	Эксперимент
0		
1		

При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

2.7.8. По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания С1.

2.7.9. Измерить с помощью цифрового вольтметра на пределе измерения 20В напряжения на выходе Y логического элемента DD1, соответствующие логической единице и логическому нулю. Данные эксперимента сравнить с результатами, приведенными на рис.2.19 для соответствующей температуры.

2.7.10. Исследовать элементы И, ИЛИ, И-НЕ, ИЛИ-НЕ, 2И-2ИЛИ-НЕ транзисторно-транзисторной логики (по указанию преподавателя). Установить соответствие функционального назначения элемента состоянию сигналов на его входах и выходе. Результаты исследований занести в табл.2.9.

Таблица 2.9

Входные уровни сигналов		Выходные уровни сигналов	
X_1	X_2	теория	эксперимент
0	0		
0	1		
1	0		
1	1		

2.7.11. Для указанного преподавателем варианта табл.2.10 составить, а затем собрать схему соединения двух логических элементов.

Таблица 2.10

№ варианта	1	2	3	4	5	6	7	8
Соединение схем	НЕ, И	НЕ, ИЛИ	И, ИЛИ	ИЛИ, И	И, ИЛИ-НЕ	И-НЕ, ИЛИ	ИЛИ-НЕ, И	И, И

Заполнить таблицу истинности схемы и записать логическое выражение.

2.7.12. Для указанной преподавателем таблицы истинности (Приложение 1) составить выражение для логической функции. Используя

законы алгебры-логики, преобразовать логическую функцию к виду, удобному для реализации на элементах лабораторного стенда. Разработать принципиальную схему логического устройства и собрать её на лабораторном стенде.

Проверить соответствие работы логического устройства заданной таблицы истинности. Данные исследований занести в табл. 2.11.

Таблица 2.11

Строка	Параметры			Выходные уровни сигналов	
	X_1	X_2	X_3	теория	эксперимент
1	0	0	0		
2	1	0	0		
3	0	1	0		
4	1	1	0		
5	0	0	1		
6	1	0	1		
7	0	1	1		
8	1	1	1		

2.8. Порядок выполнения работы с программой Electronics Workbench

2.8.1. Ознакомиться с элементной базой и инструментальными средствами программы Electronics Workbench.

2.8.2. Исследовать работу элемента ИЛИ-НЕ резистивно-транзисторной логики. Установить соответствие логической функции схемы ИЛИ-НЕ состоянию сигналов на ее входах и выходе.

Для этого соберите схему по рис.2.15, используя необходимые элементы из библиотеки. Установите курсор мыши на необходимый элемент схемы и, нажав левую кнопку, перемещая мышью, установите элемент на требуемое место экрана. Отпустите кнопку.

Соединения между элементами выполнить в следующей последовательности:

- нажать левую кнопку мыши;
- установить курсор на вывод одного из элементов (соединение с выводом элемента курсора покажет появившаяся стрелка вместо ладони и черная точка в месте соединения);
- не отпуская левую кнопку, протянуть провод мышью до клеммы другого элемента, после чего отпустить кнопку. Проводник соединит элементы, изгибаясь под прямым углом.

Подключите двухканальный осциллограф к входу и выходу схемы.

Подключите вход U_1 к функциональному генератору, задав на нем прямоугольный сигнал амплитудой +5В.

Подключите вход U_2 сначала к логическому нулю, а затем к логической единице. Уровень логического нуля задается заземлением соответствующего входа, уровень логической единицы – подключением его к источнику +5В.

После сборки схемы и задания всех параметров элементов схемы и испытательных приборов исследуйте соответствие работы схемы ее назначению.

Включение схемы в работу осуществляется нажатием кнопки ПУСК.

2.8.3. Исследовать элементы И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ (по указанию преподавателя). Установить соответствие назначения схемы состоянию сигналов на ее входах и выходе.

Соберите схему для проведения испытаний, подключив к входам логического элемента генератор двоичных слов. Подключите входы логического анализатора к входам и выходу логического элемента. Раскройте лицевую панель логического анализатора (*двойной щелчок левой кнопкой мыши*). Раскройте лицевую панель генератора слов (рис. 2.28). Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

В генераторе слов в строке Binary заполнить адреса значениями двоичных слов в соответствии с заданием, предварительно указав редактируемый (Edit) адрес. Установить значения начального (Initial) и конечного (Final) адреса

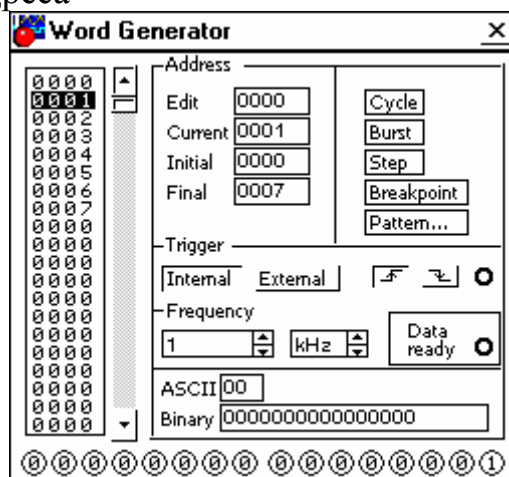


Рис. 2.28. Лицевая панель генератора слов

Выбрав режим работы STEP или CYCLE, проверить работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Распечатайте данные экспериментов.

Очистите экран.

2.8.4. Для указанной преподавателем таблицы истинности (Приложение 1) найдите логическую функцию. Поместите логический преобразователь (Logic Converter) на рабочем поле. Двойным щелчком левой кнопки мыши увеличьте его лицевую панель. Активизировав нижнее окно логического преобразователя, запишите в нем найденное выражение логической функции, используя буквы английского алфавита от А до Н (логическое отрицание записывается как А').

Щелкните левой кнопкой мыши по клавише $A \mid B \uparrow \overline{10} \mid 1$ панели CONVERSIONS. На экране Logic Converter получите таблицу истинности. Проверьте соответствие заданной и полученной таблиц истинности.

Щелкните левой кнопкой мыши по клавише $A \mid B \uparrow \supset \supset$ панели CONVERSIONS. На рабочем поле получите реализацию устройства в базе логических элементов 2И, 2ИЛИ, 2И-НЕ, НЕ.

Данные экспериментов выведите на лист бумаги с помощью принтера.

2.9. Содержание отчета

9.1. Цель работы.

9.2. Исследуемая схема в соответствии со стандартами, ее уравнение и теоретическая таблица состояний.

9.3. Экспериментальные исследования в виде таблиц и графиков.

9.5. Выводы о проделанной работе и полученных результатах.

2.10. Задания для самопроверки

Выполняя задания, проверьте, хорошо ли Вы усвоили изложенный материал.

10.1. Запишите логическое выражение для элемента И с тремя входами; для элемента ИЛИ с четырьмя входами.

10.2. Если на все входы схемы (рис. 2.3) поданы логические сигналы высокого уровня, то какого уровня сигнал появится на выходе?

А для схемы рис. 2.6, рис. 2.7?

10.3. Что означает окружность на выводе в условном графическом изображении логического элемента?

10.4. Запишите логическое выражение, описывающее действие инвертора.

10.5. Если на входе схемы (рис. 2.5) подан сигнал низкого уровня, то сигнал какого уровня установится на выходе?

10.6. Какую логическую операцию необходимо совершить над 0, чтобы получить 1?

10.7. Нарисуйте схему многоэмиттерного транзистора.

10.8. Для питания ИС ТТЛ используется источник постоянного или переменного напряжения?

10.9. На какой вывод простых комбинационных ИС серии 555 подключается положительный вывод источника питания?

10.10. Как найти 4 вывод микросхемы 555 серии?

10.11. Что обозначают символы &, 1, \bigoplus , =1 на условных графических обозначениях микросхемы?

10.12. Как понимаются обозначения на корпусах микросхем: К555ЛА2, К155ЛИ1, К1533ЛН2, К531ЛР3.

10.11. Если на выводы 4 и 5 микросхемы рис. ПЗ подан высокий уровень напряжения, то сигнал, какого уровня снимается с выхода?

10.12. Чем объясняется запаздывание в передаче импульса элементом ИС ТТЛ – серии?

10.13. Чему равно напряжение низкого логического уровня для схем ТТЛ?

10.14. Как понимается L – уровень сигнала?

10.15. Чему равно напряжение высокого логического уровня для схем ТТЛ?

10.16. Если на все входы схемы рис. 2.4 поданы логические сигналы высокого уровня, то какого уровня сигнал появится на выходе?

2.11. Список литературы

11.1. Бойко В.И. и др. Схемотехника электронных систем. Цифровые устройства. – СПб.: БХВ – Петербург, 2004. – 496 с

11.2. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем. – М.: Мир, 1982. – 512 с., ил.

11.3. Хоровиц П., Хилл У. Искусство схемотехники. – В 3-х томах: Т.1. Пер. с англ. – 4е изд. Перераб и доп. – М.: Мир. 1993. – 413 с., ил.

11.4. Шило В. Л. Популярныe цифровые микросхемы: Справочник. – М.: Металлургия, 1988. – 352 с.: ил.

11.5. Цифровая и вычислительная техника: Учебник для вузов / Э.В. Евреинов, Ю.Т. Бутыльский, И.А. Мамзев и др./ под ред. Э.В. Евреинова. – М.: Радио и связь, 1991. – 464 с.: ил.

Приложение 2.1

Строка	Параметры			Выходное напряжение $Y_{\text{ВЫХ}}$ (№ варианта)									
	X_1	X_2	X_3	1	2	3	4	5	6	7	8	9	10
1	0	0	0	0	0	1	0	0	0	0	0	0	0
2	1	0	0	1	1	0	0	0	0	1	0	0	0
3	0	1	0	0	0	1	1	0	0	1	1	1	0
4	1	1	0	0	0	0	0	1	0	1	0	1	1
5	0	0	1	0	1	1	1	0	1	0	0	0	0
6	1	0	1	1	1	0	0	1	0	0	0	0	0
7	0	1	1	0	0	0	1	0	1	0	1	0	1
8	1	1	1	1	0	0	0	1	1	0	1	1	1

Строка	Параметры			Выходное напряжение $Y_{\text{ВЫХ}}$ (№ варианта)									
	X_1	X_2	X_3	11	12	13	14	15	16	17	18	19	20
1	0	0	0	1	0	0	0	1	0	0	1	1	0
2	1	0	0	1	1	0	0	0	0	0	1	0	1
3	0	1	0	0	0	0	1	1	0	0	1	0	0
4	1	1	0	0	1	0	1	1	0	0	0	0	1
5	0	0	1	0	0	1	0	0	1	0	0	1	0
6	1	0	1	1	1	1	0	0	1	1	0	1	0
7	0	1	1	0	0	0	1	0	1	1	0	0	0
8	1	1	1	0	0	1	0	0	0	1	0	0	1

Приложение 2.2

Примеры микросхем логических элементов ТТЛ

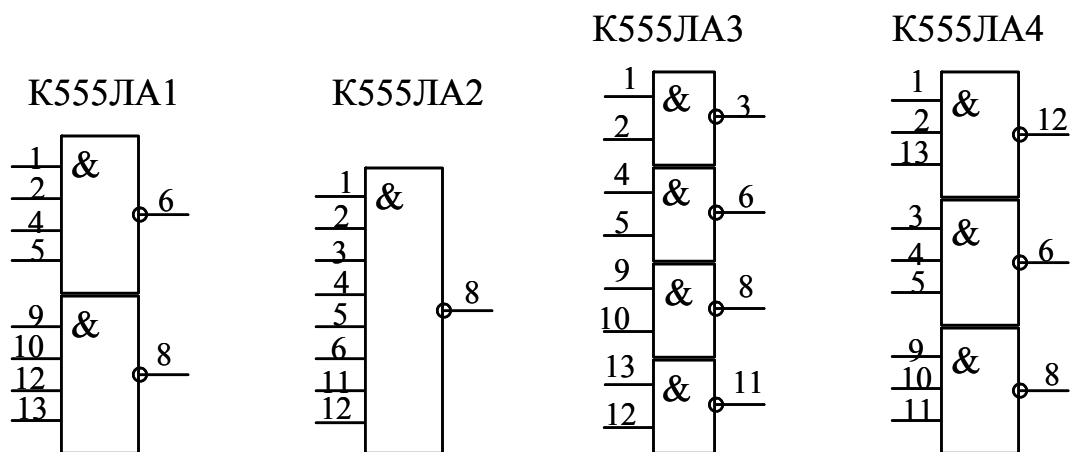


Рис. П1. Микросхемы И-НЕ

К555ЛН1

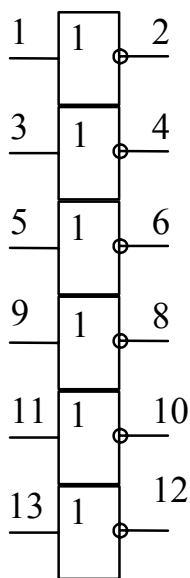


Рис. П2.
Микросхемы НЕ

К555ЛИ1

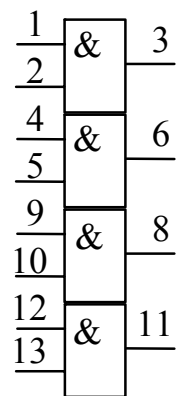


Рис. П3.
Микросхемы И

К555ЛП5

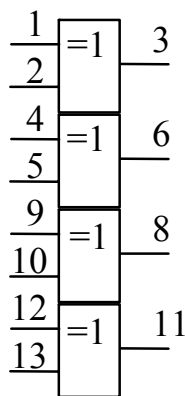


Рис. П4.
Микросхемы
ИСКЛЮЧАЮЩЕЕ
- ИЛИ

К555ЛЕ1

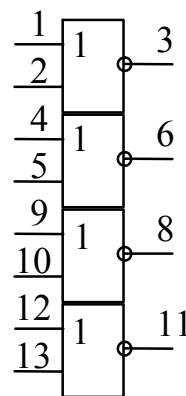
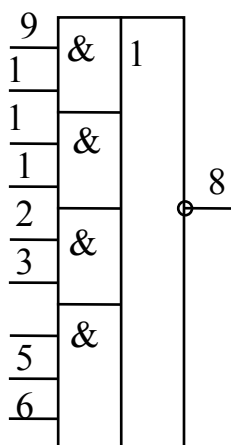
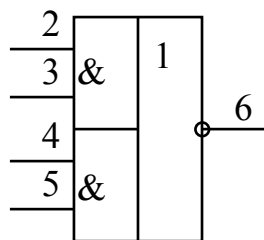


Рис. П5.
Микросхемы
ИЛИ - НЕ

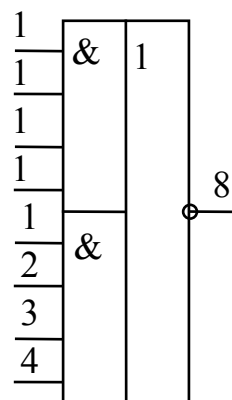
К555ЛР3



К555ЛР1



К555ЛР4



К555ЛР11

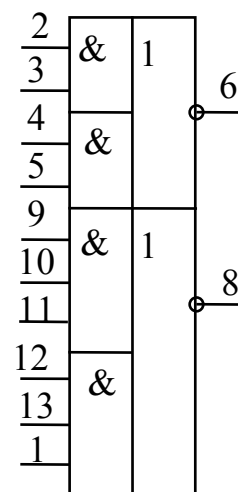


Рис. П6. Микросхемы И - ИЛИ - НЕ

Приложение 2.3

Динамические параметры микросхем ТТЛ логики

Серия ТТЛ		Параметр						
Отечест- венная	Зарубеж- ная	$P_{ср}$, мВ	$t_{зд.р}^{0,1}$, нс	$t_{зд.р}^{1,0}$, нс	$I_{вх}^0$, мА	$I_{вх}^1$, мА	$I_{вых}^0$, мА	$I_{вых}^1$, мА
K155	74	10	20	14	1,6	0,04	16	0,4
K555	74LS	2	18	12	0,4	0,02	8	0,4
K1533	74ALS	1,2	14	10	0,2	0,01	8	0,4

Приложение 2.4

Соответствие наименований зарубежных и отечественных логических элементов микросхем ТТЛ

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531 K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531 K1531, K1533
NAND	И - НЕ	NOT	НЕ
74LS00	K555ЛА3	74ALS04	K1533ЛН1
7401	ЛА8	7405	ЛН2
7403	ЛА9	7406	ЛН3
7410	ЛА4	7407	ЛН4
7412	ЛА10	7416	ЛН5
7420	ЛА1	OR	И - ИЛИ- НЕ
7422	ЛА7	7450	K155ЛР1
7426	ЛА11	7451	ЛР11
7430	ЛА2	7453	ЛР3
7437	ЛА12	7454	ЛР13
7440	ЛА6	7455	ЛР4
NOR	ИЛИ - НЕ	AND	И
7402	ЛЕ1	7408	ЛИ1
7423	ЛЕ2	7415	ЛИ4
7425	ЛЕ3	7421	ЛИ6
7427	ЛЕ4	OR	ИЛИ
7428	ЛЕ5	7432	ЛЛ1
		74136	ЛЛ3

3. ИССЛЕДОВАНИЕ ТРИГГЕРОВ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ

Лабораторная работа №3

Цель работы – экспериментальное исследование работы триггеров, выполненных на интегральных микросхемах, и закрепление знаний по последовательностной цифровой логике.

3.1. Общие положения

подавляющее большинство цифровых устройств содержит в качестве основных элементов различные типы триггеров.

Триггерами или точнее триггерными системами называют большой класс электронных устройств, обладающих способностью длительно находиться в одном из двух устойчивых состояний и чередовать их под воздействием внешних сигналов. Каждое состояние триггера легко распознается по значению выходного напряжения.

Триггеры можно классифицировать по ряду признаков:

1. По способу записи информации – на асинхронные и синхронные;
2. По способу синхронизации – на синхронные со статическим управлением записью, синхронные двухступенчатые, синхронные с динамическим управлением;
3. По способу организации логических связей:
 - 3.1. Триггеры с раздельной установкой 0 и 1 (*RS*-триггеры);
 - 3.2. Триггеры со счетным входом (*T*-триггеры);
 - 3.3. Универсальные триггеры с раздельной установкой 0 и 1 (*JK*-триггеры);
 - 3.4. Триггеры задержки (*D*-триггеры);
 - 3.5. Триггеры задержки с управлением приемом информации по одному входу (*DU*-триггеры);
 - 3.6. Комбинированные триггеры (*RST*-, *JKRS*-, *DRS*-триггеры и др.);
 - 3.7. Триггеры со сложной входной логикой.

Входы триггеров и сигналы, подаваемые на них, делятся на информационные – управляющие состоянием триггера и вспомогательные – служащие для предварительной установки триггера в заданное состояние и его синхронизацию.

В табл.3.1 приведены условные обозначения и назначения входов триггеров.

Поскольку функциональные свойства триггеров определяются их входной логикой, то по названиям основных входов называют и триггер.

Например:

RS-триггер, *D*-триггер, *RST*-триггер (комбинированный, способный выполнять функции *T*- и *RS*-триггеров).

Таблица 3.1

Условное обозначение	Назначение
	<i>Информационные входы</i>
<i>S</i>	Вход для раздельной установки триггера в состояние 1
<i>R</i>	Вход для раздельной установки триггера в состояние 0
<i>J</i>	Вход для установки триггера в состояние 1
<i>K</i>	Вход для установки триггера в состояние 0
<i>T</i>	Вход двоичного счетчика (счетный вход)
<i>D</i>	Вход для установки триггера в состояние 1 или 0
	<i>Вспомогательные входы</i>
<i>U</i>	Подготовительный вход для разрешения приема информации
<i>C</i>	Исполнительный вход для осуществления приема информации (вход синхронизации или тактирующий вход)

3.2. *RS*-триггеры (асинхронные, нетактируемые)

RS-триггер можно получить, охватив, как показано на рис. 3.1, два логических элемента ИЛИ-НЕ обратными связями. *RS*-триггер выпускается также в интегральном исполнении, в этом случае он может быть изображен в виде отдельного устройства, как показано на рис. 3.2.

Он имеет два выходных сигнала: Q и \bar{Q} инверсные друг другу и два входных: *S* (Set) – установка и *R* (Reset) – сброс. Имеется в виду сброс выхода Q триггера в нулевое состояние.

Если входные сигналы взаимно инверсные, причем $S = 1$ и $R = 0$, то

$$\begin{aligned}\bar{Q} &= \overline{S + Q} = \overline{1 + Q} = 0, \\ Q &= \overline{R + \bar{Q}} = \overline{0 + 0} = 1.\end{aligned}$$

Следовательно, оба выходных сигнала действительно находятся в инверсных друг другу состояниях.

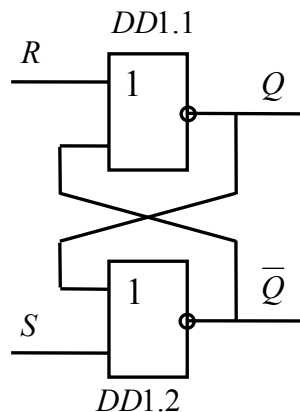


Рис. 3.1. RS -триггер на элементах ИЛИ-НЕ

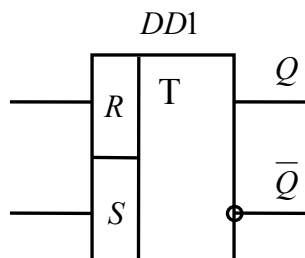
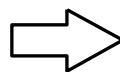


Рис. 3.2. Условное графическое изображение RS -триггера

При $R = 1$ и $S = 0$ можно получить обратные значения выходных сигналов триггера. Если $R = S = 0$, то состояние выходных сигналов сохраняется. Поэтому RS -триггер можно использовать для запоминания информации. При $R = S = 1$ оба выходных сигнала равны нулю. Однако, если в какой-либо момент оба входных сигнала одновременно станут равными нулю, состояние выходных сигналов триггера не будет определено. Поэтому комбинация входных сигналов $R = S = 1$, как правило, является запрещенной. Все возможные состояния триггера на элементах ИЛИ-НЕ отображены в таблице состояний 3.2.

Таблица 3.2

Состояния для RS -триггера на элементах ИЛИ-НЕ

Режим работы	Входы		Выходы		
	S	R	Q	\bar{Q}	Влияние на выход Q
Запрещенное состояние	1	1	0	0	Запрещено – как правило не используется
Установка 1	1	0	1	0	Для установки Q в 1
Установка 0	0	1	0	1	Для установки Q в 0
Хранение	0	0	Q	\bar{Q}	Зависит от предыдущего состояния

Как следует из табл. 3.2, при выполнении RS -триггера на элементах ИЛИ-НЕ активным уровнем R и S сигналов является высокий уровень – 1. При необходимости, если требуется установить активным низкий уровень входных сигналов, то возможна принципиальная схема RS -триггера, приведенная на рис. 3.3.

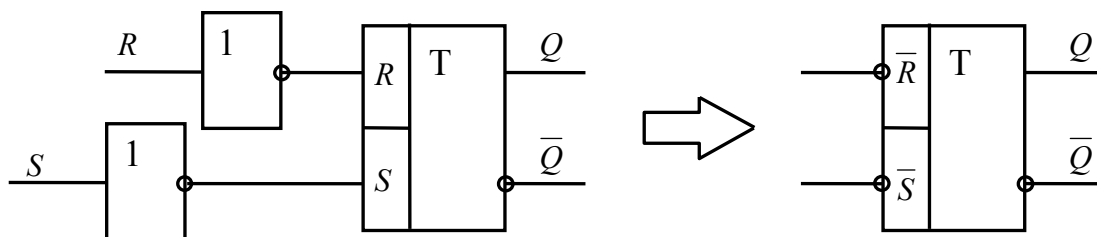


Рис. 3.3. RS-триггер с низким активным уровнем входных сигналов

В лабораторной работе №2 было отмечено, что логическое тождество не изменится, если все переменные инвертировать, а операции сложения и умножения поменять местами (Теорема де Моргана). Используя это правило, можно получить RS-триггер, построенный на элементах И-НЕ (рис.3.4) с таблицей состояний 3.3. Следует обратить внимание на то, что в RS-триггере на элементах И-НЕ входными сигналами активного уровня является 0 и используются переменные \bar{R} и \bar{S} .

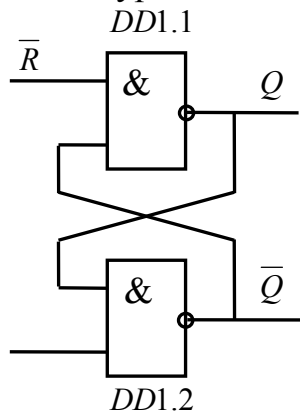


Рис. 3.4. RS-триггер на элементах И-НЕ

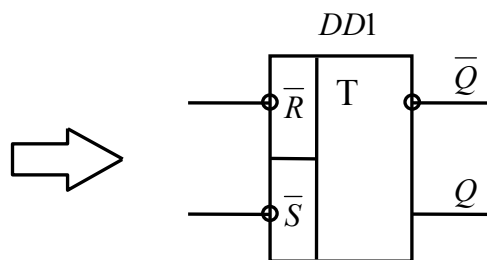


Рис. 3.5. Условное графическое изображение RS-триггера на элементах И-НЕ

В данной лабораторной работе RS-триггер на элементах И-НЕ является основным, базовым.

Таблица 3.3

Состояния для RS-триггера на элементах И-НЕ

Режим работы	Входы		Выходы		
	\bar{S}	\bar{R}	Q	\bar{Q}	Влияние на выход Q
Запрещенное состояние	0	0	1	1	Запрещено – как правило не используется
Установка 1	0	1	1	0	Для установки Q в 1
Установка 0	1	0	0	1	Для установки Q в 0
Хранение	1	1	Q	\bar{Q}	Зависит от предыдущего состояния

Поскольку изменение состояния RS -триггера обусловлено появлением уровня логического 0 на одном из его входов, то, вероятно, более точным обозначением для этой схемы было бы условное графическое обозначение, приведенное на рис.3.5. Обратите внимание на инвертирующие окружности по входам R и S . Они показывают, что активным уровнем сигнала для изменения состояния триггера является уровень логического 0 на одном из входов.

При описании работы последовательных логических схем очень часто используют временные диаграммы сигналов. Временные диаграммы рис. 3.6. фактически содержат ту же информацию, что и таблица истинности.

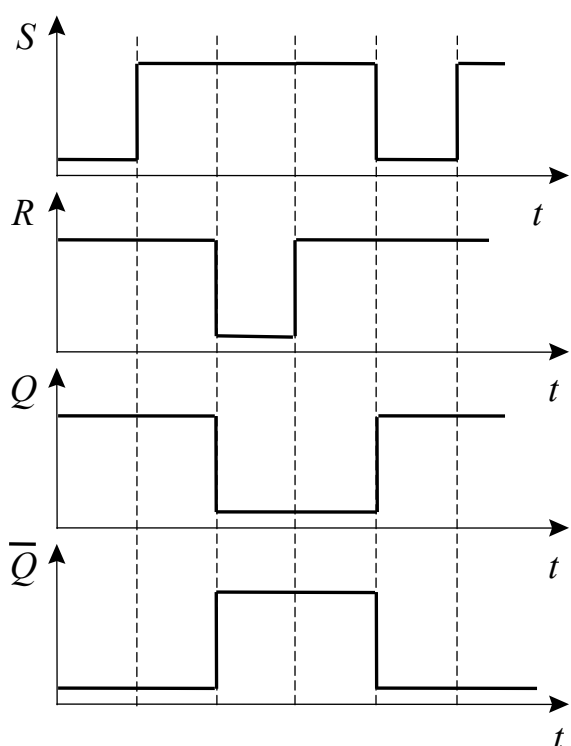


Рис. 3.6. Временные диаграммы для RS -триггера на элементах И-НЕ

При подаче входной комбинации $S = 0, R = 1$ на выходе Q независимо от предыдущего состояния появится 1, что приведет к появлению нуля на выходе \bar{Q} . При возвращении к комбинации $S = 1, R = 1$ состояние на выходах сохранится $Q = 1, \bar{Q} = 0$. Аналогично входная комбинация $S = 1, R = 0$ однозначно дает: $Q = 0$ и $\bar{Q} = 1$. Две последние комбинации входных сигналов могут быть использованы для приведения триггера в одно из двух устойчивых состояний.

В трех используемых комбинациях входных сигналов состояние на выходе Q всегда противоположно состоянию на выходе \bar{Q} . Принято

два устойчивых состояния триггера сопоставлять с двумя значениями логической переменной, например, состояние $Q = 1$, $\bar{Q} = 0$ считать соответствующим логической единице, а состояние $Q = 0$, $\bar{Q} = 1$ – соответствующим логическому нулю. Выход, на котором состояние совпадает со значением логической переменной, называют прямым, в нашем случае это выход Q , а другой – инверсным \bar{Q} .

3.3. Синхронизированные RS-триггеры

Синхронизированные триггеры получают из асинхронного RS-триггера путем подключения к его входам схемы управления. На рис. 3.7 показана логическая структура синхронизированного RS-триггера со статическим управлением, выполненного на элементах И-НЕ. Он состоит из собственно RS-триггера ($DD1.3, DD1.4$) и элементов $DD1.1 – DD1.2$, образующих схему управления.

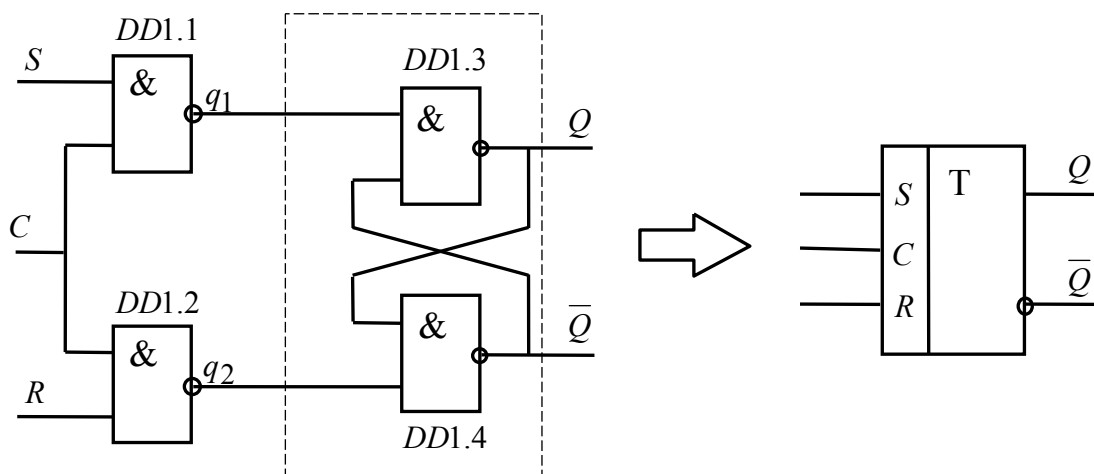


Рис. 3.7. Схема синхронизированного RS-триггера

Входы R и S – информационные, вход C – синхронизирующий (тактовый). Каждый из информационных входов связан с синхронизирующей операцией И-НЕ, поэтому информация с входов S и R может быть передана на собственно триггер ($DD1.3, DD1.4$) только при $C = 1$.

Временные диаграммы, иллюстрирующие работу синхронизированного RS-триггера, показаны на рис. 3.8.

Внутренние сигналы (q_1 и q_2) управляют собственно RS-триггером, который, как и его асинхронный аналог на элементах И-НЕ (см. рис. 3.5) переключается сигналами нулевого уровня. Поскольку на элементах $DD1.1$ и $DD1.2$ происходит инверсия, то для записи информации в триггер потребуются входные сигналы S и R , равные логиче-

ской 1. Подключать тактовый вход C прямо к элементам $DD1.3$ и $DD1.4$ нельзя, поскольку триггер будет принимать неопределенное состояние при $C = 0$.

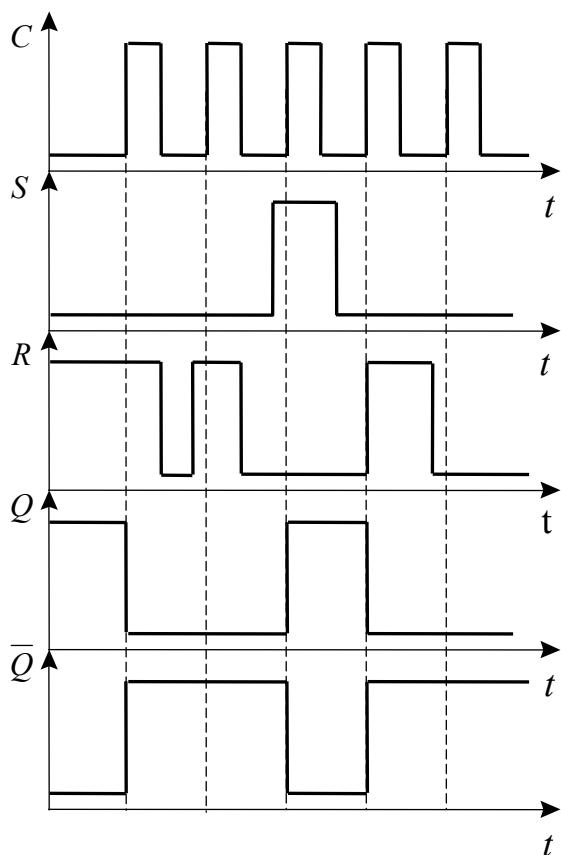


Рис. 3.8. Диаграммы напряжений

С окончанием тактового импульса для RS -триггера снова возникает нейтральная комбинация, благодаря которой на выходах сохранится записанная информация.

Обратный переброс в состояние $Q = 1$ входным сигналом $S = 1$ произойдет аналогично.

Входная комбинация $S = R = 1$ недопустима, так как при $C = 1$ на промежуточных шинах возникает сочетание $q_1 = q_2 = 0$, которое создаст состояние на выходе RS -триггера $Q = \bar{Q} = 1$.

3.4. JK-триггеры

JK -триггер является весьма распространенным, универсальным типом триггера. Условное графическое изображение простейшего JK -триггера приведено на рис. 3.9. Он обычно имеет два информационных

Если сигнал на входе $C = 0$, то входные элементы $DD1.1$ и $DD1.2$ блокированы и их состояние не зависит от сигналов на информационных входах S и R , выходные сигналы q_1 и q_2 равны 1. Это является нейтральной комбинацией для RS -триггера, который хранит свое предыдущее состояние. Работу триггера рассмотрим на примере, допустим, что $Q = 1, R = 1, S = 0$.

С приходом тактового импульса ($C = 1$) входные логические элементы $DD1.1$ и $DD1.2$ устанавливают на выходах q_1 и q_2 следующие сигналы $q_1 = 1, q_2 = 0$, отчего на выходах RS -триггера формируются сигналы $\bar{Q} = 1$ и $Q = 0$.

входа J и K , вход тактовых импульсов C , входы установки S и сброса R , а также комплиментарные выходы Q и \bar{Q} .

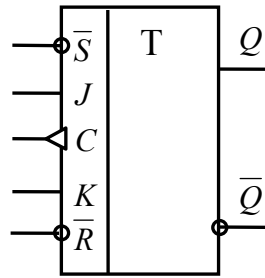


Рис. 3.9. Графическое изображение JK -триггера

Работу JK -триггера поясняют временные диаграммы (рис. 3.10).

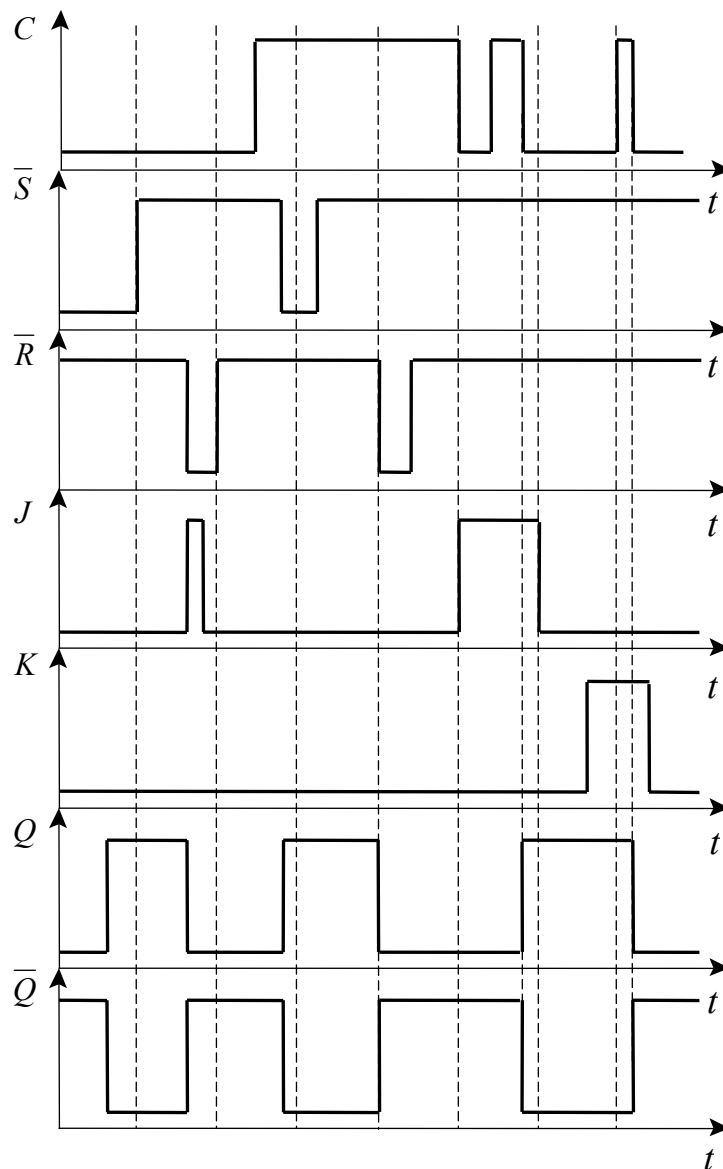


Рис. 3.10. Временные диаграммы

Как правило, JK -триггер реализуется на основе синхронного двух-ступенчатого RS -триггера структуры «мастер-помощник». Как следует из графического изображения триггера и временных диаграмм его работы, входы S и R с активным низким уровнем. Когда на один из этих входов подан сигнал низкого уровня, информация с входов C , J и K восприниматься не будет, то есть входы S и R имеют приоритет над остальными входами. Информация со входов J и K записывается в триггер в два приема фронтом и срезом положительного тактового импульса по входу C . Причем, фронтом импульса по входу C сигнал высокого уровня с J входа записывается сначала в синхронизированный RS -триггер «мастер», а срезом в синхронизированный RS -триггер «помощник», и сигнал высокого уровня появляется на выходе Q .

В ТТЛ логике характерным примером JK -триггера со структурой «мастер – помощник» (рис. 3.11) является микросхема К555ТВ1.

На рис. 3.12 приведено условное графическое обозначение, а на рис. 3.13 – цоколевка микросхемы К555ТВ1. Входы установки S и сброса R имеют низкие логические уровни. У микросхемы есть три входа J ($J1 - J3$) и три входа K ($K1 - K3$), тактовый вход C и выходы Q и \bar{Q} .

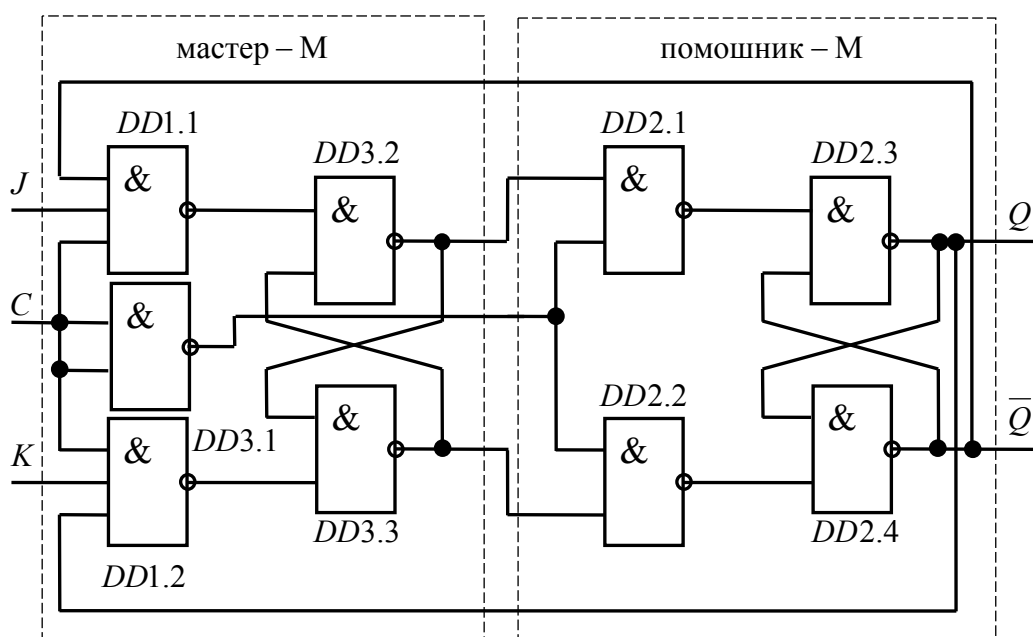


Рис. 3.11. Структурная схема микросхемы К555ТВ1

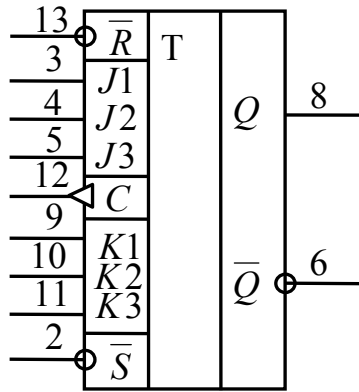


Рис.3.12. Графическое изображение микросхемы

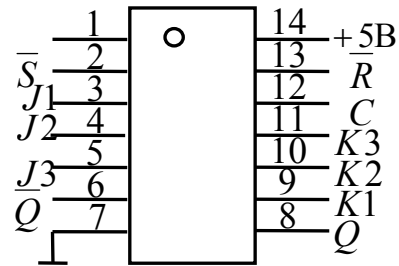


Рис. 3.13. Цоколевка микросхемы

Входы S и R являются приоритетными. Нулевой сигнал на входе S устанавливает выход Q в единичное состояние вне зависимости от уровней сигналов на J , K и C входах. При $S = R = 1$ разрешается синхронное управление по J и K – входам. Вход J устанавливает на выходе Q сигнал, равный 1, а вход K сигнал, равный 0.

Управление состоянием JK -триггера происходит согласно табл. 3.4.

Таблица 3.4

J	K	C	Q	\bar{Q}	Примечание
1	0		1	0	Запись единицы в JK -триггер
0	1		0	1	Запись нуля в JK -триггер
0	0		Q	Q	Триггер не меняет состояние
1	1		Q	Q	Триггер меняет состояние на инверсное

Состояние двухступенчатого триггера переключается фронтом и срезом положительного тактового импульса. JK -информация загружается в триггер «мастер» ($DD3.2 - DD3.3$), когда напряжение на входе C переходит на высокий уровень ($0 \rightarrow 1$) и переносится в триггер – «помощник» ($DD2.3 - DD2.4$) по отрицательному ($1 \rightarrow 0$) перепаду импульса на входе C .

Отличие JK -триггера от синхронизированного RS -триггера состоит в том, что отсутствуют запрещенные входные комбинации. При по-

даче на оба входа J и K сигнала, равного 1, триггер изменяет свое состояние на противоположное (инверсное) по срезу сигнала на входе C .

Из схемы следует, что состояние JK -триггера зависит не только от сигналов на входах J и K , но и от логически связанных с ними сигналов с выходов Q и \bar{Q} . Наличие цепей обратной связи наряду с информационными входами J и K присуще всем JK -триггерам.

3.5. D -триггеры

Наиболее часто в цифровых интегральных микросхемах, а также в импульсных устройствах применяют триггеры с единственным входом данных D (DATA), так называемые D -триггеры.

D -триггеры, в отличие от рассмотренных ранее типов, имеют для установки выхода в состояние 1 или 0 один информационный вход D и вход C для синхронной записи.

Функциональная особенность этого типа триггеров состоит в том, что сигнал на входе Q после такта записи повторяет информацию на входе и запоминает это состояние до следующего такта записи.

Один из вариантов схемы D -триггера на элементах И-НЕ представлен на рис. 3.14, условное графическое изображение D -триггера приведено на рис. 3.15. Элементы $DD1.3$ и $DD1.4$ образуют ячейку памяти, а $DD1.1$ и $DD1.2$ схему управления.

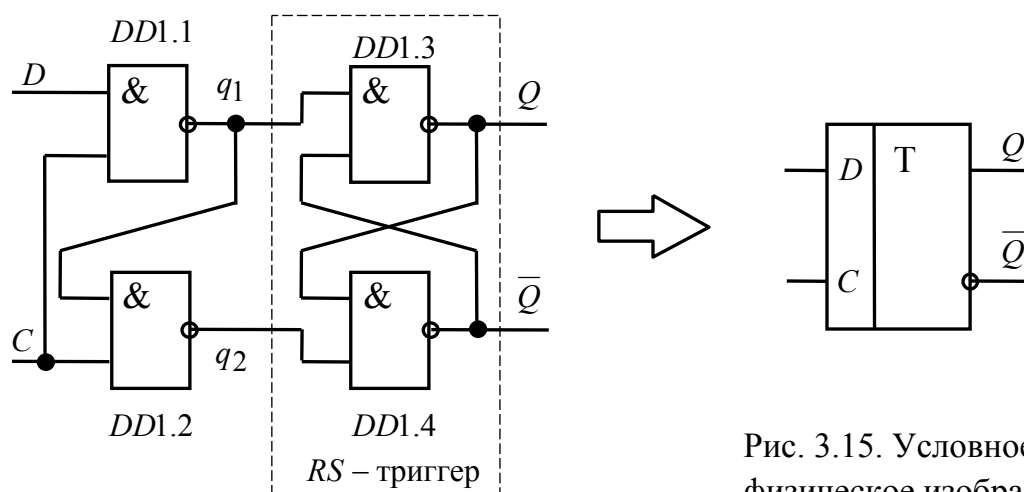


Рис.3.14. D -триггер на элементах И-

Рис. 3.15. Условное физическое изображение D -триггера

При нулевом сигнале на входе C состояние триггера от изменения входного сигнала на входе D не зависит, т.к. логические элементы $DD1.1$ и $DD1.2$ закрыты и на их выходах установились сигналы высоко-

го уровня независимо от сигнала на D -входе, что служит нейтральной комбинацией для RS-триггера, выполненного на элементах $DD1.3$ и $DD1.4$. Изменение состояния D -триггера происходит только при высоком уровне сигнала на входе C , т.е. D -триггер записывает информацию со входа D на выход Q при положительном импульсе на входе C .

Так, например, в момент времени t_1 (рис.5.16) на входе C появляется сигнал, равный 1, а на входе D действует сигнал равный 0. Тогда на выходе элемента $DD1.1$ устанавливается сигнал равный 1. Так как на входы элемента $DD1.2$ поданы сигналы, равные 1, то на его выходе устанавливается сигнал равный нулю. Сигналы с выходов элементов $DD1.1$ и $DD1.2$ устанавливает RS-триггер, выполненный на элементах $DD1.3$ и $DD1.4$ в состояние, когда на выходе Q сигнал равен 0, а на выходе \bar{Q} равен 1.

Дальнейшая работа D -триггера становится понятной при рассмотрении диаграмм на рис. 3.16.

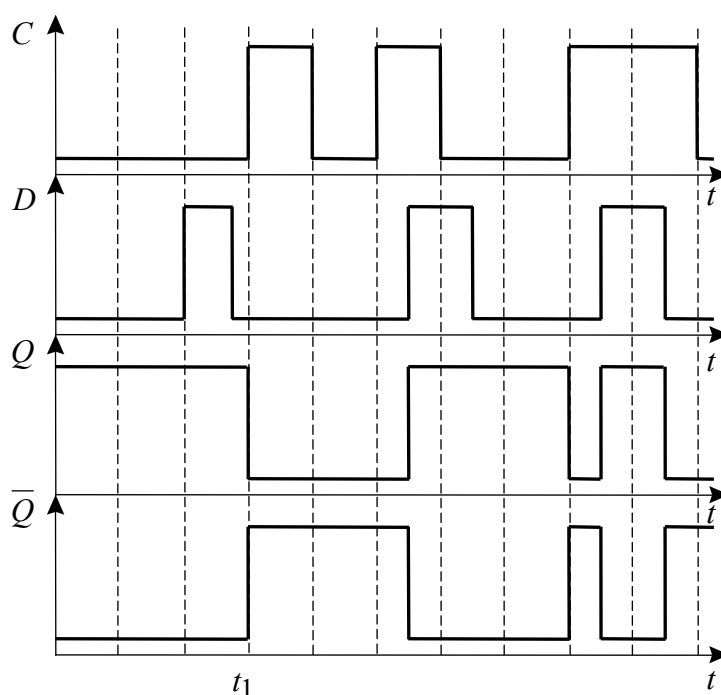


Рис. 3.16. Диаграммы напряжений, поясняющие работу D-триггера

Широко применяют D -триггеры с динамическим управлением (микросхема типа К555ТМ2). Выходной сигнал таких триггеров переключается только по положительному перепаду импульса на тактовом входе C . Условное графическое обозначение такого триггера приведено на рис. 5.17, цоколевка микросхемы К555ТМ2 – на рис. 3.18, а временные диаграммы, поясняющие его работу – на рис. 3.19.

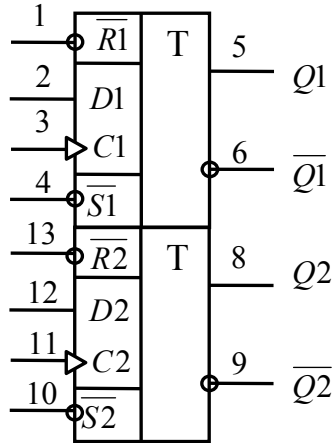


Рис.3.17. Условное графиче-
изображение динамического
 D -триггера (K555TM2)

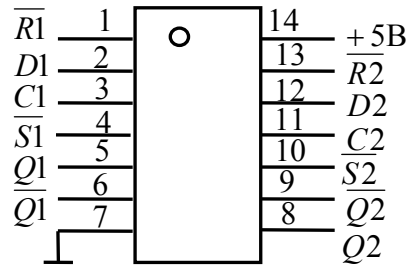


Рис.3.18. Цоколевка
микросхемы

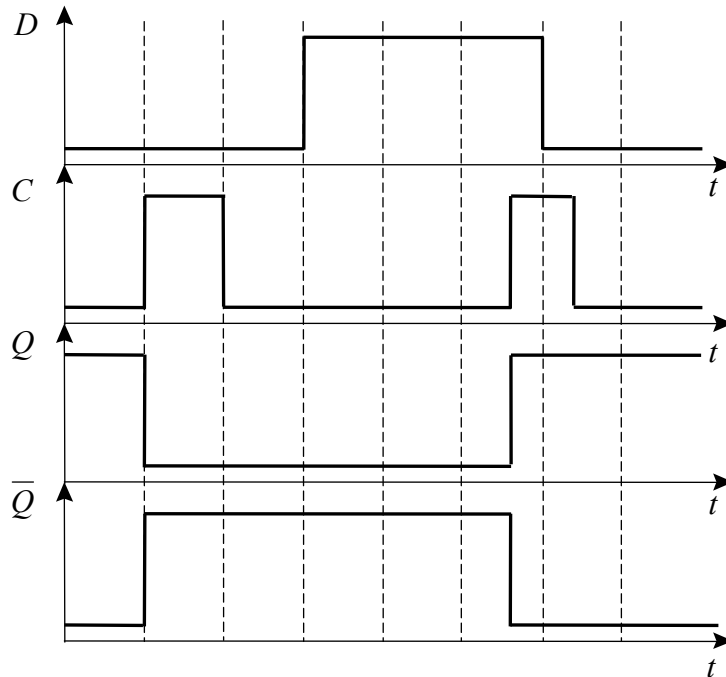


Рис.3.19. Диаграммы напряжений, поясняющие работу
динамического D -триггера

Возможные состояния D -триггера на микросхеме K555TM2 сведены в табл. 3.5.

В тех случаях, когда запись информации в динамический D -триггер необходимо производить по заднему фронту (срезу импульса), D -триггер можно выполнить на базе JK -триггера, рис. 3.20. Для этого

потребуется дополнительный элемент – инвертор, который в схеме рис. 5.20 выполнен на элементе 2И-НЕ – микросхема *DD1*.

Таблица 3.5

Режим работы	Вход				Выход	
	\bar{S}	\bar{R}	C	D	Q	\bar{Q}
Асинхронная установка	0	1	x	x	1	0
Асинхронный сброс	1	0	x	x	0	1
Неопределенность	0	0	x	x	1	1
Установка 1	1	1	↑	1	1	0
Установка 0	1	1	↑	0	0	1

x – безразличное состояние.

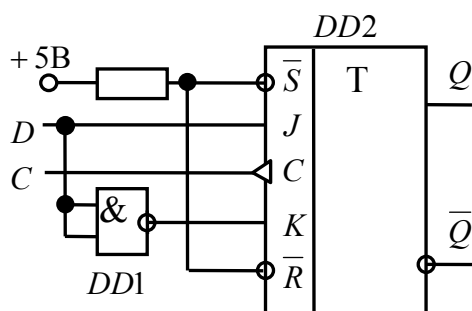


Рис. 3.20. Схема выполнения *D*-триггера на основе *JK*-триггера

3.6. *T*-триггеры

T-триггер или двоичный счетчик имеет один управляющий вход *T* и отличается простотой принципа действия. Смена состояний выходного сигнала на инверсное здесь происходит всякий раз, когда управляющий сигнал меняет свое значение в одном направлении. В зависимости от того, какой из фронтов входного сигнала используется для управления (от 0 до 1 или от 1 к 0), считается, что *T*-триггер имеет прямой или инверсный динамический вход.

По способу ввода информации *T*-триггеры могут быть асинхронными и синхронными.

T-триггер – вид триггера, текущее состояние которого определяется его же состоянием в предыдущем такте. На рис. 3.21 представлены временные диаграммы работы *T*-триггера.

Поскольку управление происходит по одному входу, T -триггеры неопределенных состояний не имеют.

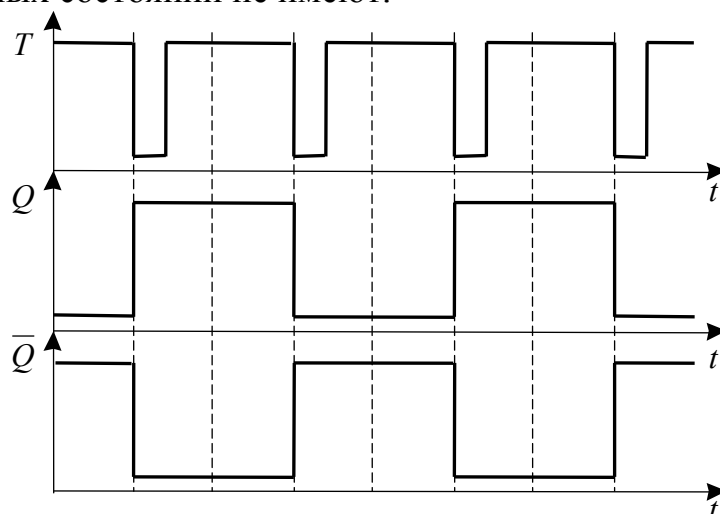


Рис. 3.21. Диаграммы напряжений, поясняющие работу T -триггера

В интегральном исполнении T -триггеры не производятся, т.к. легко выполняются на базе JK или D -триггеров путем определенных соединений внешних выводов. Общий принцип построения счетных триггеров состоит во введении обратной связи с выходов на входы так, чтобы обеспечить смену сигналов на информационных входах после каждого такта.

На рис.3.22 показана схема получения T -триггера из универсального JK -триггера (например, К555ТВ1). В асинхронном режиме тактовый вход исполняет роль счетного, в синхронном режиме используется по прямому назначению. В обоих случаях триггер переключается при переходе сигнала на входе C с 1 на 0.

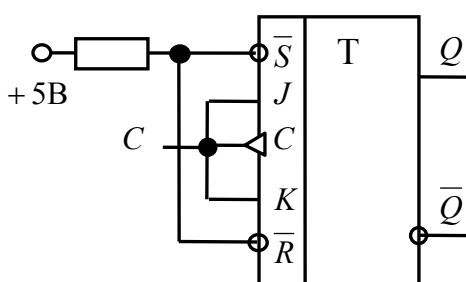


Рис. 3.22. Схема T -триггера на базе JK -триггера

На рис. 3.23 показана схема получения T -триггера из D -триггера. Отличительной особенностью такого триггера является переключение по переднему фронту, то есть при переходе сигнала на входе C с 0 на 1.

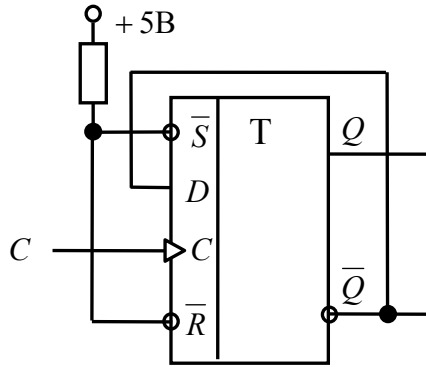


Рис.3.23. Схема преобразования T -триггера из D -триггера

3.7. Порядок выполнения работы на лабораторном стенде

3.7.1. Ознакомьтесь с описанием лабораторного стенда.

3.7.2. Убедитесь, что устройства, используемые в эксперименте, отключены от сети электропитания.

3.7.3. Соедините аппаратуру в соответствии со схемой электропитания.

3.7.4. Соберите схему тестирования RS -триггера на элементах И-НЕ (ИЛИ-НЕ) и убедитесь, что они функционируют в соответствии с их назначением. Вариант схемы тестирования RS -триггеров на наборном поле блока испытания цифровых устройств А1 приведен на рис. 3.24.

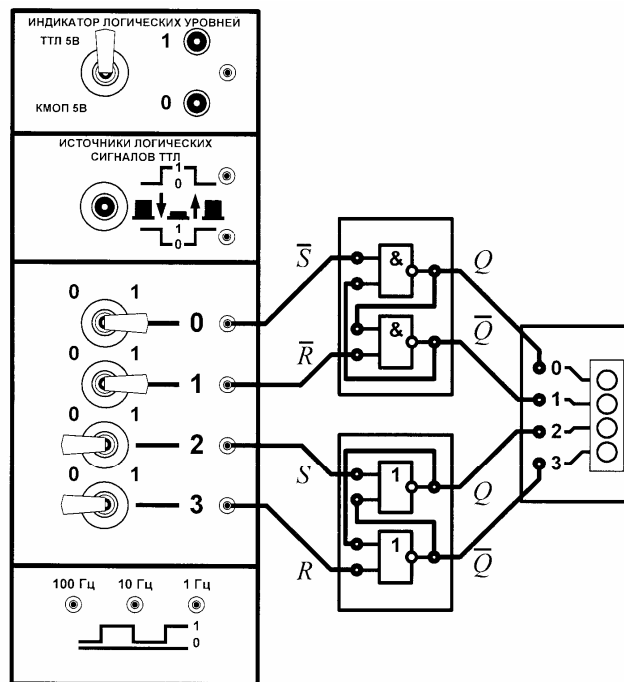


Рис.3.24. Схема тестирования RS -триггеров

Результаты исследований занесите в табл. 3.6.

Таблица 3.6

Режим работы	Теория				Эксперимент			
	S	R	Q	\bar{Q}	S	R	Q	\bar{Q}
Запрещенное состояние								
Установка 1								
Установка 0								
Хранение								

3.7.5. Соберите схему тестирования JK -триггера и убедитесь, что он функционирует в соответствии с его назначением. Вариант схемы тестирования JK -триггера на наборном поле блока испытания цифровых устройств А1 приведен на рис. 3.25.

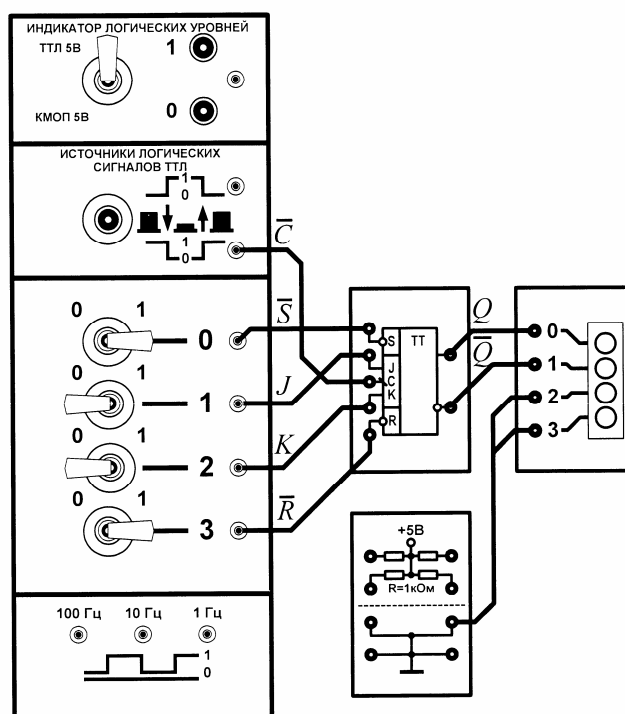


Рис. 3.25. Схема тестирования JK -триггера

Обнулите триггер. Последовательно подавая на входы J и K триггера различные комбинации сигналов в соответствии с табл. 3.4, убедитесь в соответствии состояния схемы назначению сигналов на ее входах и выходах. Результаты исследований занесите в таблицу.

3.7.6. Соберите схему тестирования D -триггера и убедитесь, что он функционирует в соответствии с его назначением. Вариант схемы тестирования D -триггера на наборном поле блока испытания цифровых устройств А1 приведен на рис. 3.26.

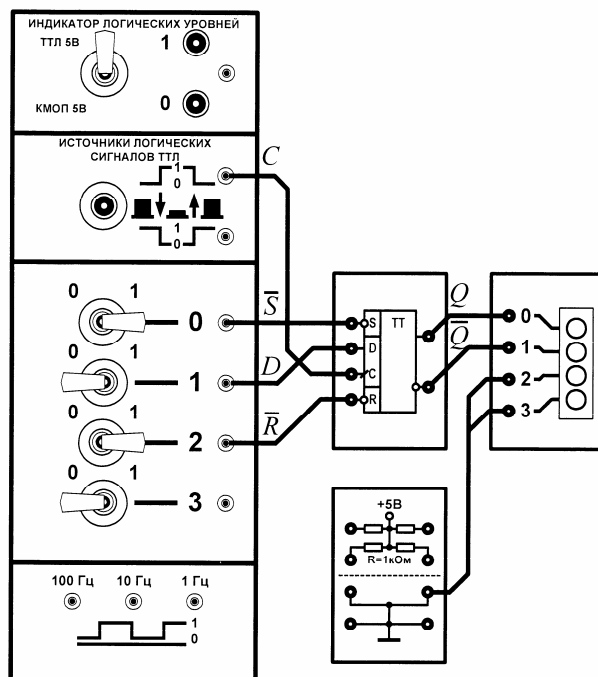


Рис. 3.26. Схема тестирования D -триггера

Обнулите триггер. Последовательно подавая на входы R , S , D и C триггера различные комбинации сигналов в соответствии с табл. 3.5, убедитесь в соответствии состояния схемы назначению сигналов на ее входах и выходах. Результаты исследований занесите в таблицу.

3.7.7. Соберите схему тестирования T -триггера, выполненного на JK - или D -триггерах и убедитесь, что они функционируют в соответствии с их назначениями. Вариант схемы тестирования T -триггера, выполненного на D -триггере на наборном поле блока испытания цифровых устройств А1 приведен на рис. 3.27.

Нажимая кнопку источника логических сигналов, убедитесь, что T -триггер меняет свое состояние с приходом очередного импульса, на счетный вход. Определите экспериментально фронт (или срез) импульса, по которому происходят переключения в схеме. Приведите диаграммы напряжений, поясняющие работу различных по исполнению T -триггеров.

Проведите так же исследования T -триггеров, используя цифровой осциллограф и генератор логических сигналов лабораторного стенда.

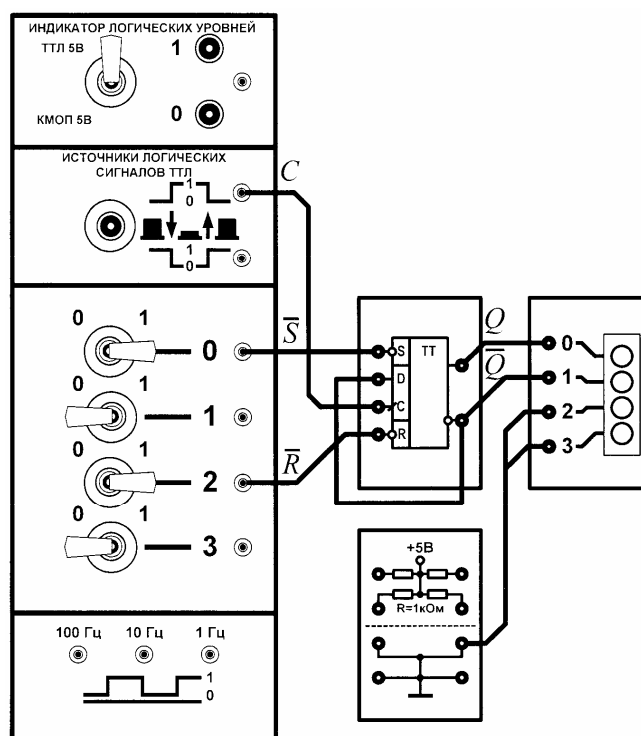


Рис. 3.27. Схема тестирования T -триггера, выполненного на D -триггере

Результаты исследования должны быть представлены в виде собранных схем, временных диаграмм, синхронизированных во времени и т.д.

При необходимости изменения исследуемой схемы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1, измените схему, включите выключатель «СЕТЬ».

3.7.8. По завершении работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания С1.

3.8. Порядок выполнения работы в программной среде Electronics Workbench

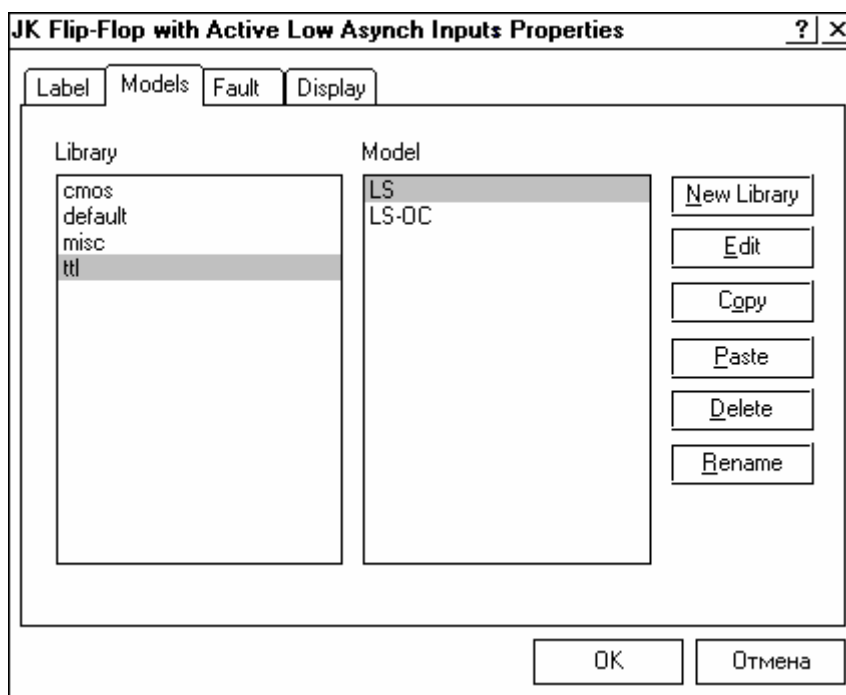
3.8.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench.

3.8.2. Изучите методические указания к лабораторной работе.

3.8.3. Произведите исследование триггера из библиотеки последовательностных элементов (по указанию преподавателя). Для этого вызовите библиотеку **Digital**. Установите курсор мыши на необходимый триггер и, нажав левую кнопку, перемещая мышью, поставьте триггер на

требуемое место наборного поля. Отпустите кнопку. Дважды щелкните по выделенному элементу. В появившемся диалоговом окне выберите элементы **ttl**, а затем – модель **LS**, щелкнув по ним левой клавишей. Нажмите кнопку **OK**.

3.8.4. Соберите схему для проведения испытаний, подключив к входам исследуемого триггера генератор двоичных слов. Подключите входы логического анализатора к входам и выходам триггера.

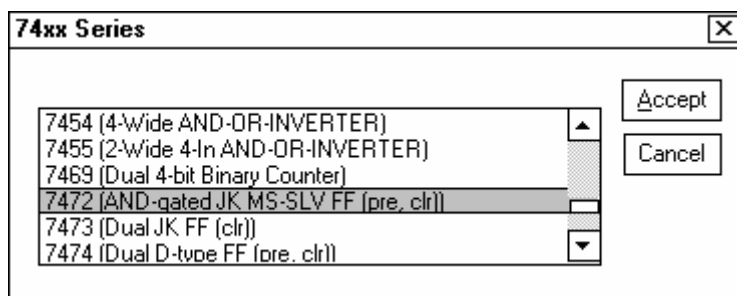


Раскройте лицевую панель логического анализатора (*двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора*). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

3.8.5. Для работы с реальными микросхемами триггеров серии ТТЛ выберите из библиотеки Digital ICs серии 74xx необходимый триггер.



Соответствие наименований зарубежных и отечественных микросхем триггеров на элементах ТТЛ приведено в табл. 3.7. Исследуйте триггер в соответствии с заданиями раздела 3.7.

Таблица 3.7

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74SL72	K555TB1	74113	TB10
7474	TM2	74114	TB11
7475	TM7	74174	TM9
7477	TM5	74175	TM8
74107	TB6	74373	IP22
74109	TB15	74374	IP23
74112	TB9	74377	IP27

3.9. Содержание отчета

- 3.9.1. Цель работы.
- 3.9.2. Исследуемые схемы в соответствии со стандартами.
- 3.9.3. Таблицы, диаграммы напряжений, комментарии и пояснения к ним.
- 3.9.4. Выводы о проделанной работе.

3.10. Список литературы

- 3.10.1. Бойко В.И. и др. Схемотехника электронных систем. Цифровые устройства. – СПб.: БХВ – Петербург, 2004. – 496 с.
- 3.10.2. Калабеков Б.А. Цифровые устройства и микропроцессорные системы. – М.: Горячая линия – Телеком, 2002. – 336 с.
- 3.10.3. Титце У., Шенк К. Полупроводниковая схемотехника. – М.: Мир, 1982. – 512 с.

4. ИССЛЕДОВАНИЕ СЧЕТЧИКОВ

Лабораторная работа № 4

Цель работы – экспериментальное исследование работы двоично-десятичного и двоично-десятичного реверсивного счетчиков, а также двоичных счетчиков, выполненных на последовательно соединенных триггерах.

4.1. Общие положения

Счетчиком называется цифровое устройство, осуществляющее счет поступающих на его вход импульсов и запоминание результатов подсчета в заданном коде.

По целевому назначению счетчики подразделяются на нереверсивные и реверсивные. В свою очередь нереверсивные счетчики подразделяются на суммирующие и вычитающие.

Суммирующие счетчики служат для сложения последовательности импульсов напряжения, то есть для счета импульсов в прямом направлении.

Вычитающие счетчики предназначены для вычитания последовательности импульсов, то есть для счета импульсов в обратном направлении.

Реверсивные счетчики служат для выполнения операции счета как в прямом, так и в обратном направлении.

Основой любой из схем счетчиков является последовательное соединение триггеров. Обычно для построения счетчиков используются Т – триггеры, выполненные на базе D – или JK – триггеров.

Одним из основных параметров счетчика является **модуль коэффициента счета** (коэффициент счета, емкость счетчика) $k_{сч}$, который определяет число устойчивых состояний, т.е. предельное число импульсов, которое может быть им зафиксировано. Модуль коэффициента счета счетчика, состоящего из n последовательных триггеров типа Т, составляет 2^n .

Счетчик, составленный из последовательно соединенных Т – триггеров называется **двоичным**. За счет внутренних обратных связей или соединений с помощью дополнительной логики модуль коэффициента счета счетчика можно уменьшить. Счетчик с емкостью 10 называется **двоично-десятичным**. Промышленность выпускает счетчики в ин-

тегральном исполнении с модулем коэффициента счета равным 2^n , 10, 12 и программируемым коэффициентом счета.

Различают **асинхронные** и **синхронные** счетчики.

В **асинхронном** счетчике каждый триггер вносит в процесс счета определенную задержку, поэтому младшие разряды результирующего кода появляются на выходах триггеров не одновременно, т.е. не синхронно с соответствующим синхронизирующим импульсом.

В **синхронном** счетчике все триггеры получают синхронизирующий импульс одновременно, поскольку синхронизирующие входы их соединяются параллельно. Поэтому триггеры переключаются практически одновременно. Синхронная схема счетчика значительно сложнее асинхронной. На ее выходах данные от каждого разряда появляются одновременно и строго синхронно с последним входным импульсом. В синхронный счетчик разрешается синхронная (с синхронизирующим импульсом) параллельная (в каждый триггер) загрузка начальных данных.

4.2. Двоичные счетчики на T -триггерах

Двоичный суммирующий счетчик можно собрать на T -триггерах в соответствии со схемой рис. 4.1.

Действие счетчиков импульсов основано на двух главных свойствах триггеров: способности изменять свое входное состояние и сохранять полученное состояние до внешнего воздействия. Поступающий на счетный вход сигнал с инверсного выхода \bar{Q} предыдущего триггера включает своим передним фронтом последующий триггер (рис. 4.1).

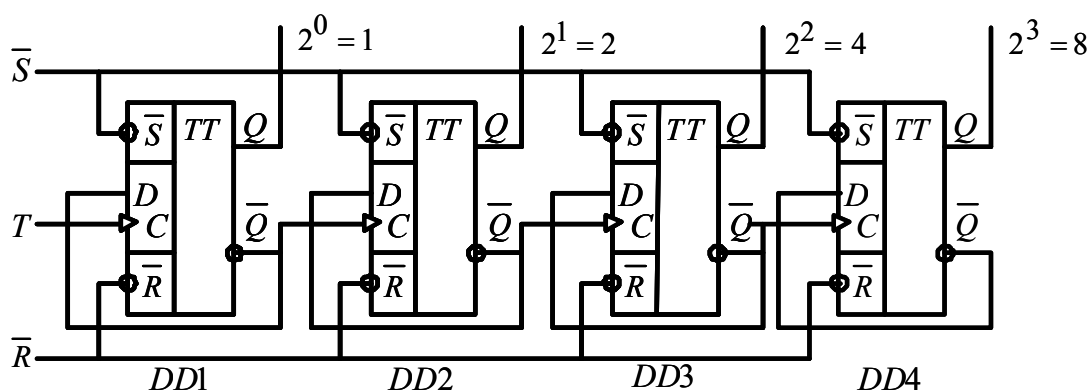


Рис. 4.1. Двоичный суммирующий счетчик

T -триггеры выполнены на основе D -триггеров. Положительный перепад сигнала на входе счетчика T увеличивает содержимое счетчика

на 1. Переход любого триггера счетчика из состояния 1 в 0 приводит к появлению положительного перепада на инверсном выходе этого триггера и переключению триггера следующего разряда. При счете состояние триггеров счетчика меняется в соответствии с табл. 4.1. Диаграммы напряжений, поясняющие работу суммирующего двоичного счетчика, приведены на рис. 4.2.

Таблица 4.1

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Переход сигнала на ноль на одном из этих входов немедленно переводит счетчик в состояние $0_{10} = 0000_2$ (вход \bar{R}) или $15_{10} = 1111_2$ (вход \bar{S}) и блокирует счет.

Совокупность выходных сигналов на выходах $Q1 - Q8$ соответствует числу импульсов в двоичном коде, поступивших на счетчик к данному моменту времени.

Выход первого триггера Q_1 устанавливается в единичное состояние после каждого второго входного импульса, выход второго триггера Q_2 – после каждого четвертого импульса, выход третьего триггера – после каждого восьмого импульса и т.д. Число триггеров $n = 4$ определяет число разрядов счетчиков и его емкость $N = 2^n = 16$.

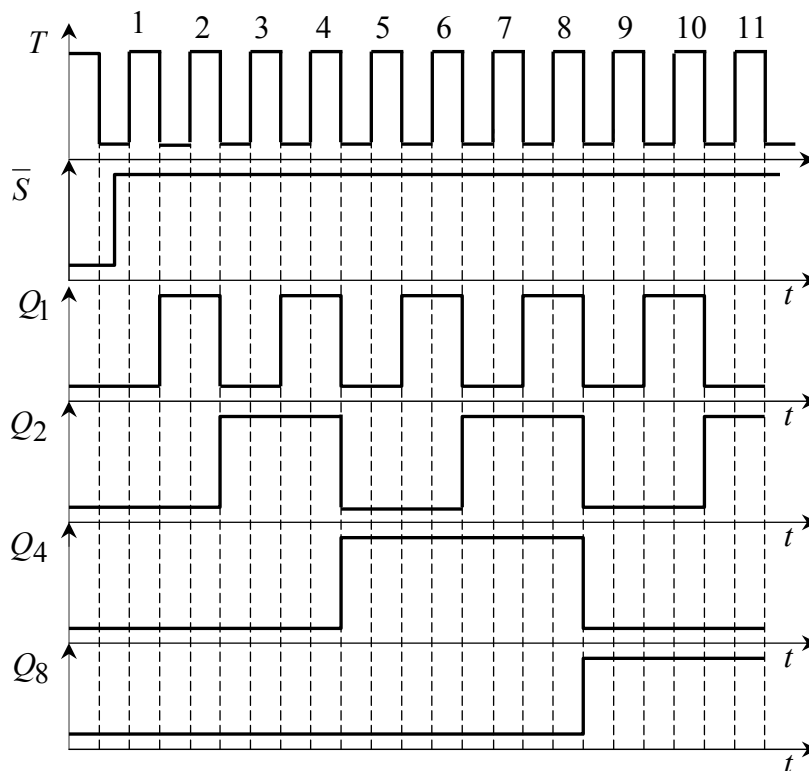


Рис. 4.2. Диаграммы напряжений двоичного суммирующего счетчика

Из приведенных диаграмм следует, что состояния триггеров отвечают в двоичном коде порядковому номеру воздействующего импульса. Так, например, после пятого сосчитанного входного импульса состояние или содержимое счетчика таково: $Q_8=0$, $Q_4=1$, $Q_2=0$, $Q_1=1$ т.е. число, записанное счетчиком, равно 0101 или $N = 0 \cdot 2^3 + 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 5$. Здесь первый триггер соответствует старшему разряду числа, а последний – младшему. После девятого входного импульса содержимое счетчика будет 1001 или $N = 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 9$

Как следует из временных диаграмм работы счетчика, приведенных на рис. 6.2, при каждом переходе младшего разряда (Q_1) к старшему разряду (Q_2 , Q_4 , Q_8) частота выходного сигнала триггера снижается вдвое. Таким образом, данный счетчик одновременно выполняет функцию делителя частоты, в котором частота выходного сигнала старшего разряда определяется соотношением:

$$f_{\text{вых}} = \frac{f_{\text{вх}}}{2^n},$$

где $f_{\text{вх}}$ – частота сигнала на входе T счетчика, Гц;
 n – номер триггера.

Продолжение таблицы 4.2

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
6	0	1	1	0
5	0	1	0	1
4	0	1	0	0
3	0	0	1	1
2	0	0	1	0
1	0	0	0	1

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Переход сигнала на ноль на одном из этих входах переводит счетчик в состояние $0_{10} = 0000_2$ (вход \bar{R}) или $15_{10} = 1111_2$ (вход \bar{S}).

Диаграммы напряжений, поясняющие работу вычитающего двоичного счетчика, приведены на рис. 4.4.

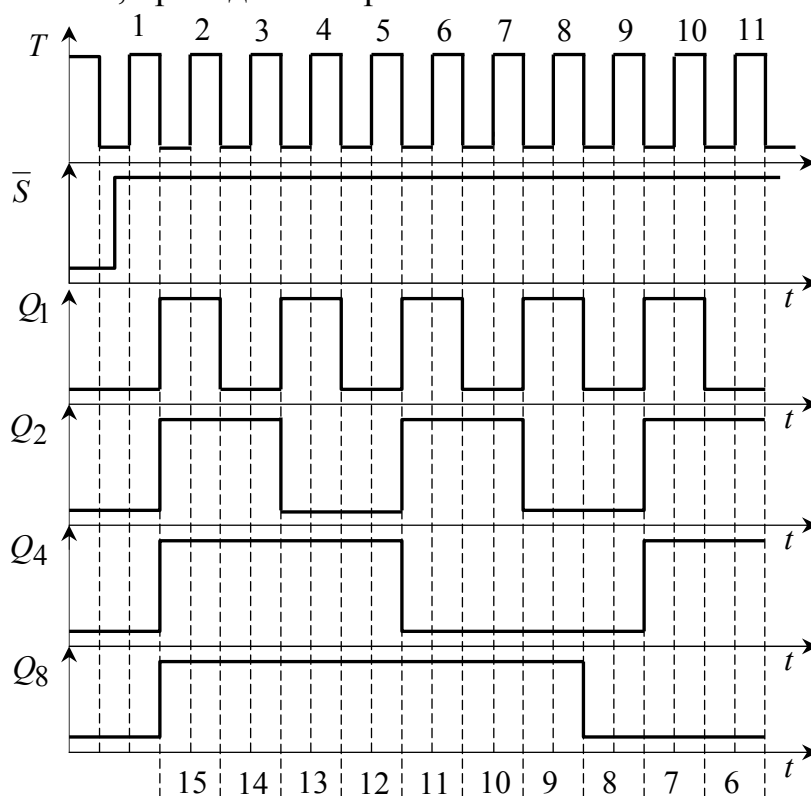


Рис. 4.4. Диаграммы напряжений двоичного вычитающего счетчика

4.3. Двоично-десятичные счетчики

Двоично-десятичный можно реализовать на основе двоичного суммирующего счетчика, добавив дополнительные логические элементы (рис. 6.5).

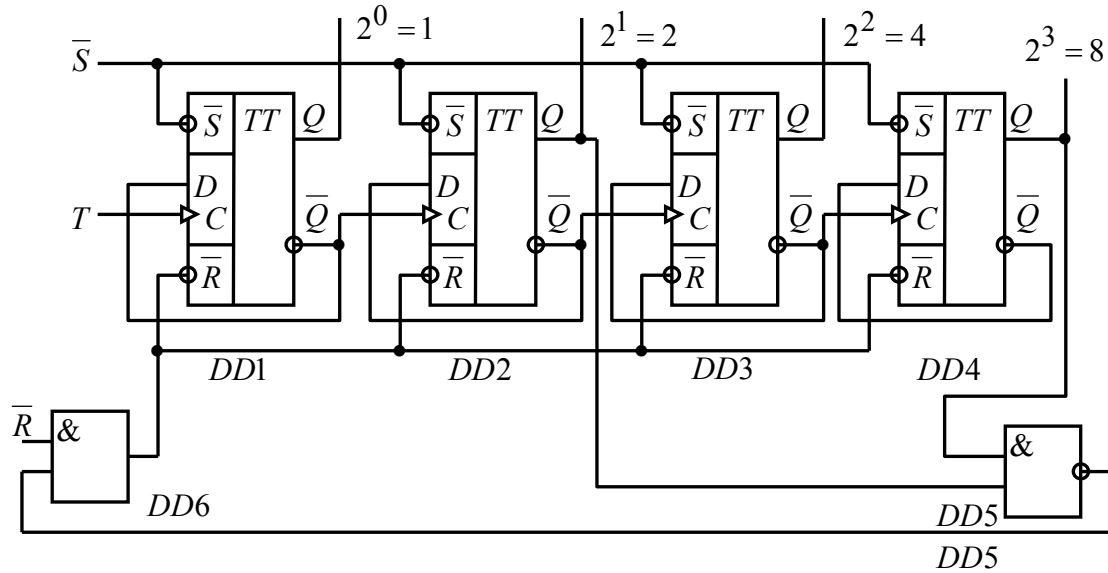


Рис. 4.5. Двоично-десятичный счетчик

Счетная последовательность десятичного счетчика представляется в двоично-десятичном коде ($Q_8, Q_4, Q_2, Q_1 - 8421$). Для девяти входных импульсов счетчик ведет себя подобно двоичному, но десятый импульс, вместо того, чтобы установить состояние 1010 (как это происходит у двоичных счетчиков) через дополнительные элементы $DD5$ и $DD6$ возвращает счетчик в нулевое состояние 0000 (табл. 4.3).

Для нормальной работы счетчика на входах \bar{S} и \bar{R} триггеров должна быть установлена логическая 1. Установка 0 на входе \bar{R} приводит к сбросу счетчика.

Попытка установки счетчика в состояние $15_{10} = 1111_2$ сигналом $\bar{S} = 0$ приводит к неопределенным результатам. Действительно, при $\bar{S} = 0$ счетчик переходит в состояние $15_{10} = 1111_2$. Установка в состояние 1 триггеров второго и четвертого разрядов приводит к появлению 0 на выходе элементов И-НЕ, И. Таким образом 0 устанавливается и на входах \bar{R} всех триггеров. При $\bar{R} = \bar{S} = 0$ триггеры переходят в состояние, когда сигналы на прямом и инверсном выходе одинаковы и равны 1. При выходе из этого состояния ($\bar{S} = 1$) состояние триггеров счетчика неопределенно.

Диаграммы напряжений, поясняющие работу счетчика приведены на рис. 4.6.

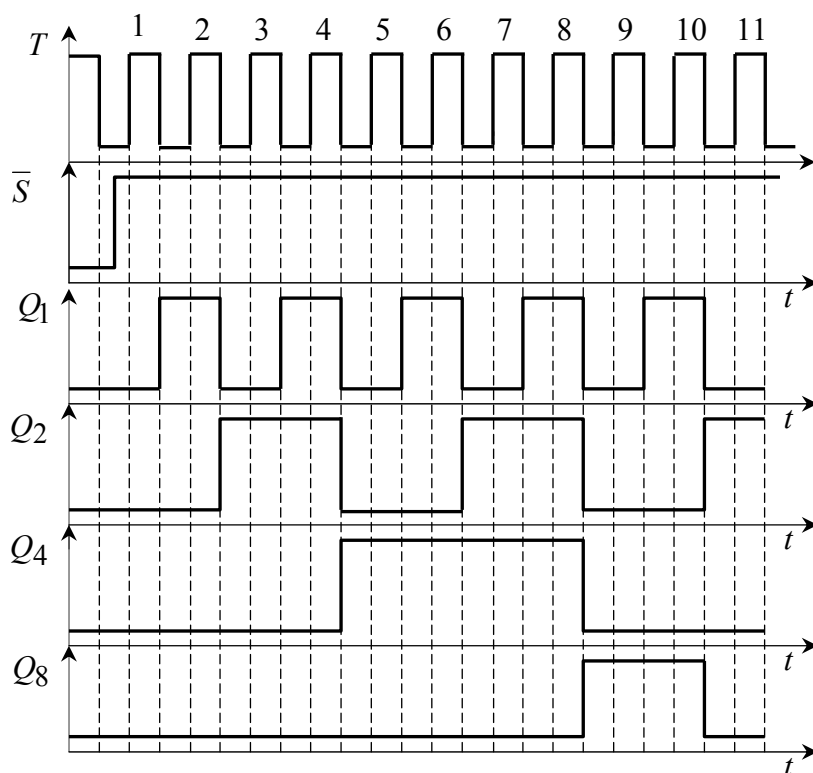


Рис.4.6. Диаграммы напряжений двоично-десятичного счетчика

Таблица 4.3. Таблица истинности двоично-десятичного счетчика

Десятичное число	Выходы Q			
	$DD4$	$DD3$	$DD2$	$DD1$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10 (Сброс в состояние $0_{10} = 0000_2$)	0	0	0	0

4.4. Порядок выполнения работы на лабораторном стенде

4.4.1. Убедитесь, что устройства, используемые в эксперименте, отключены от сети.

4.4.2. Соберите двоичный суммирующий счетчик в соответствии с рис. 4. 1. Один из вариантов схемы тестирования суммирующего двоичного счетчика на наборном поле блока испытания цифровых устройств А1 приведен на рис. 4.7. Для отображения двоичной информации на выходах счетчика к схеме необходимо подсоединить миниблок, содержащий индикатор логических уровней со светодиодами. Импульсы на счетный вход T необходимо подавать нажатием кнопки источника логических сигналов. Вход счетчика может быть переключен на выход генератора прямоугольных сигналов частотой 10 Гц, как показано на рис. 4.7 пунктиром. Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

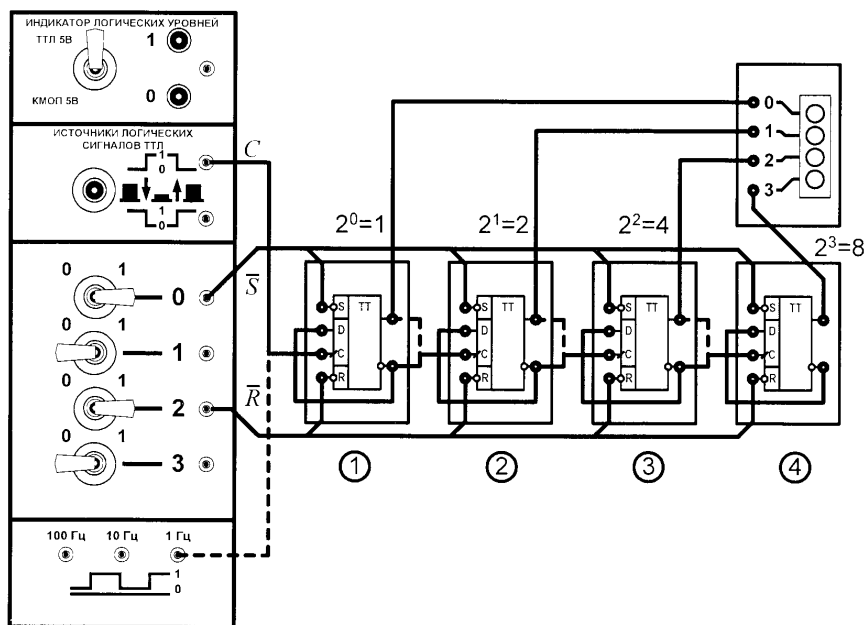


Рис. 4.7. Схема тестирования суммирующего двоичного счетчика

Для сброса двоичного суммирующего счетчика в исходное нулевое состояние тумблер **2** кратковременно переводят из положения 1 в положение 0 и возвращают в исходное состояние. Перевод тумблера **0** в положение 0 устанавливает 1 во всех разрядах счетчика.

Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

4.4.3. Собрать двоичный вычитающий счетчик. На счетный вход T подать импульсы нажатием кнопки источника логических сигналов и

от генератора 10 Гц. Снять с помощью осциллографа диаграммы напряжений на входах и выходах счетчика.

4.4.4. Собрать схему суммирующего двоично-десятичного счетчика в соответствии с рис. 4.5. Для отображения двоичной информации на выходах счетчика к схеме необходимо подсоединить миниблок с семи-сегментными индикаторами. Схема тестирования суммирующего двоично-десятичного счетчика на наборном поле блока испытания цифровых устройств А1 приведена на рис. 4.8.

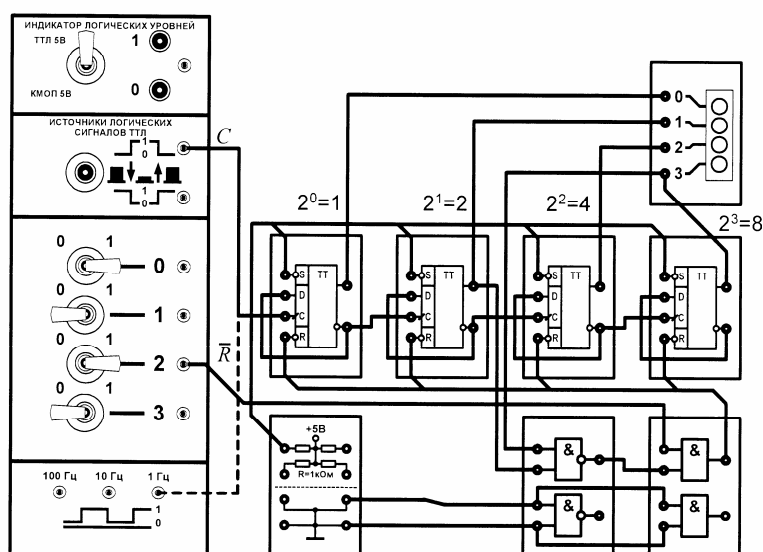


Рис. 4.8. Схема тестирования суммирующего двоично-десятичного счетчика

Все изменения в исследуемых схемах следует производить только при **ОТКЛЮЧЕННОМ ПИТАНИИ**.

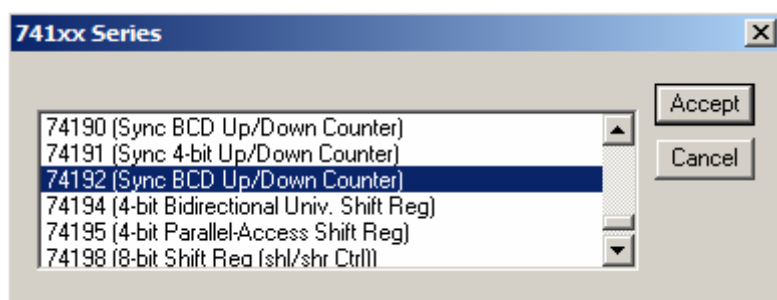
4.5. Порядок выполнения работы в программной среде Electronics Workbench

4.5.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench.

4.5.2. Изучите методические указания к лабораторной работе.

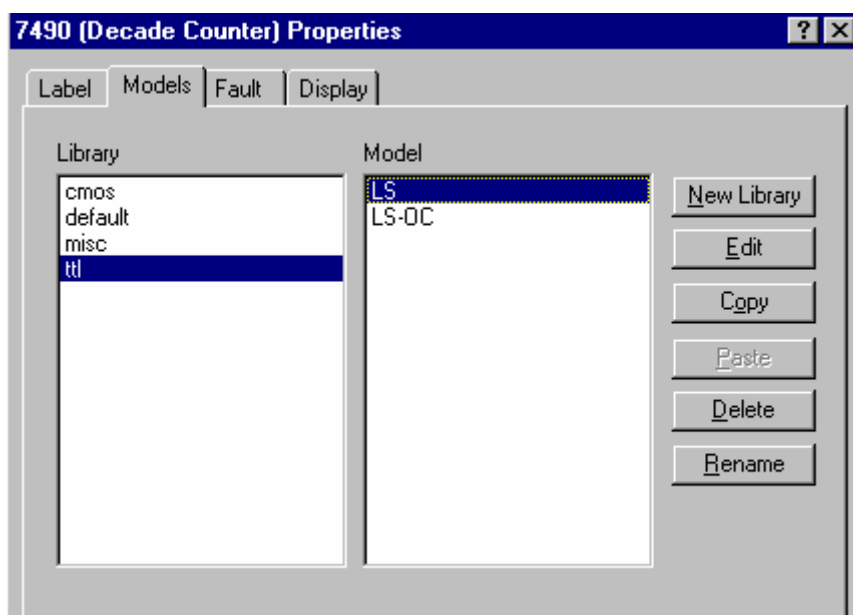
4.5.3. Произведите исследование счетчика. Для этого вызовите библиотеку **Digital ICs**. Для работы с реальными микросхемами счетчиков выберите из библиотеки 741xx необходимый счетчик, например 74192 (74ALS192, данная микросхема является аналогом К1533ИЕ6), установив на него курсор и щелкнув левой кнопкой мыши. Нажмите

кнопку **Ассепт**. Соответствие наименований зарубежных и отечественных микросхем счетчиков приведено в табл. 4.4.



Вызовите из библиотеки элементов **Sources** источник постоянного напряжения. Дважды щелкнув по нему левой кнопкой мыши, установите напряжение 5V. Заземлите источник питания. Подключите вывод 5 (VCC) микросхемы к положительному выводу источника питания, а вывод 10 к заземлению.

Дважды щелкните по выделенному счетчику. В появившемся диалоговом окне выберите элементы **ttl**, а затем – модель **LS**, щелкнув по ним левой клавишей. Нажмите кнопку **ОК**.



Соберите схему для проведения испытаний, подключив к входам исследуемого счетчика генератор двоичных слов. Установите частоту генератора слов 2kHz.

Подключите входы логического анализатора к входам и выходам счетчика. Раскройте лицевую панель логического анализатора (*двойной щелчок левой кнопкой мыши, курсор на темной верхней строке прибора*). Раскройте лицевую панель генератора слов. Сместите лицевые панели приборов на рабочем поле так, чтобы они были полностью видны.

Заполните генератор слов так, чтобы получились необходимые комбинации сигналов логического уровня. Установив режим работы STEP или CYCLE, проверьте работу схемы нажатием кнопок STEP или тумблера питания, соответственно.

Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

Таблица 4.4

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531, K1531, K1533
74LS90 7492	K555ИЕ2 ИЕ4	7493 74160	ИЕ5 ИЕ9

4.6. Содержание отчета

4.6.1. Цель работы.

4.6.2. Исследуемые схемы счетчиков в соответствии со стандартами.

4.6.3. Экспериментальные материалы в виде таблиц и осциллограмм.

4.6.4. Выводы о проделанной работе.

4.7. Список литературы

4.7.1. Браммер Ю. А. Цифровые устройства: учебное пособие для студентов вузов. – М.: Высшая школа, 2004. – 229 с.

4.7.2. Красногорцев И.Л. Основы цифровой техники: руководство по выполнению базовых экспериментов. – Челябинск: ИПЦ «Учебная техника», 2006. – 97с.

4.7.3. Миловзоров О. В. Электроника. – М.: Высшая школа, 2004. – 288 с.

5. ИССЛЕДОВАНИЕ ЦИФРОВЫХ СУММАТОРОВ

Лабораторная работа № 5

Цель работы: изучить логические основы и особенности работы двоичных одноразрядных полусумматоров и двоичных сумматоров, а также получить практические навыки работы с ними.

5.1. Общие положения

При создании цифровых автоматов и специализированных микро-ЭВМ наряду с элементарными комбинационными логическими элементами широко используются типичные комбинационные схемы – сумматоры. Как правило, они выполнены с помощью интегральной технологии и представляют собой интегральные схемы средней степени интеграции.

Сумматор предназначен для выполнения операции арифметического сложения двух двоичных чисел. При сложении двух одноразрядных двоичных чисел A и B формируются двоичные значения суммы (S) и переноса (C). Работа логической схемы, реализующей операцию сложения, показана в таблице истинности 5.1.

Таблица 5.1

Вход		Выход	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Значения суммы S и переноса C в табл. 5.1 совпадают соответственно со значениями функции ИСКЛЮЧАЮЩЕЕ ИЛИ и функции И и поэтому могут быть описаны следующими выражениями:

$$S = A \cdot \bar{B} + \bar{A} \cdot B = A \oplus B, \quad C = A \cdot B. \quad (5.1)$$

Логическая схема, реализующая обе указанные функции, называется полусумматором (рис. 5.1).

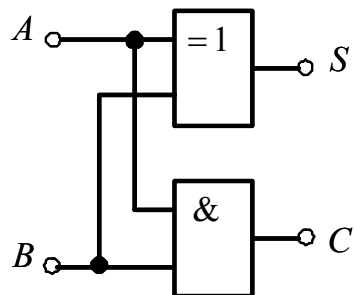


Рис. 5.1. Полусумматор

С помощью полусумматора можно выполнить сложение лишь одноразрядных двоичных чисел. При сложении двоичных чисел, имеющих более одного разряда, полусумматор можно использовать только для одного младшего разряда, так как для старших разрядов необходимо учитывать значение переноса, поступающего из соседнего младшего разряда числа. Таким образом, в старших разрядах складываются не два, а три числа, поскольку может произойти перенос со следующего за ним младшего разряда. В общем случае для каждого разряда необходима логическая схема с тремя входами A_i , B_i , C_i и двумя выходами S_i и C_{i+1} . Такая схема называется полным сумматором. Её можно реализовать, например, с помощью двух полусумматоров, как показано на рис. 5.2.

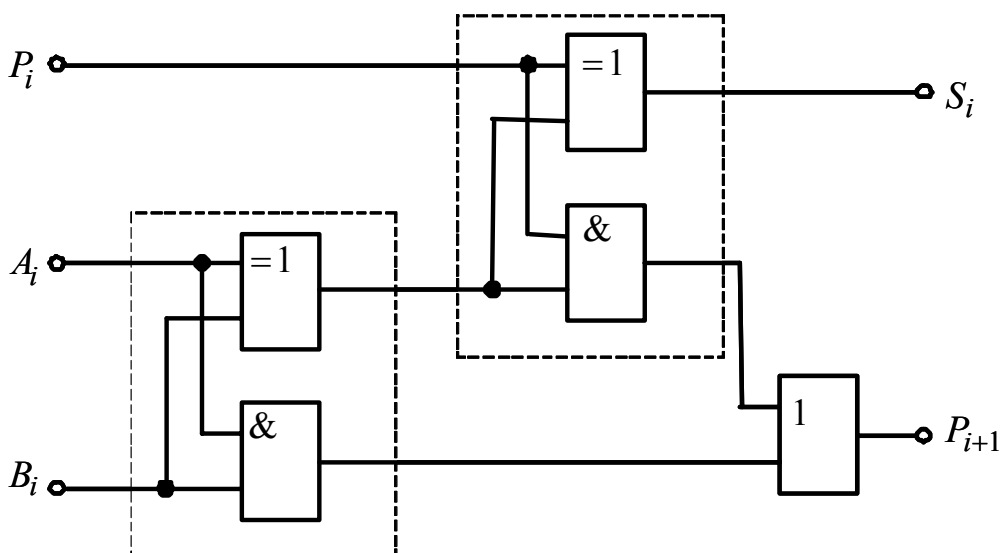


Рис.5.2. Схема полного сумматора

Режим работы полного сумматора при сложении одного разряда двоичных чисел A и B представлен таблицей истинности 5.2, где C_{i+1} – перенос, формируемый в i -м разряде и поступающий в $(i+1)$ -й разряд.

Таблица 5.2

Вход			Выход	
C_i	A_i	B_i	S_i	C_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

На рис. 5.3 приведена схема, предназначенная для сложения двух четырехразрядных чисел A и B . В её младшем разряде также используется полный сумматор, чтобы иметь возможность наращивать разрядность схем.

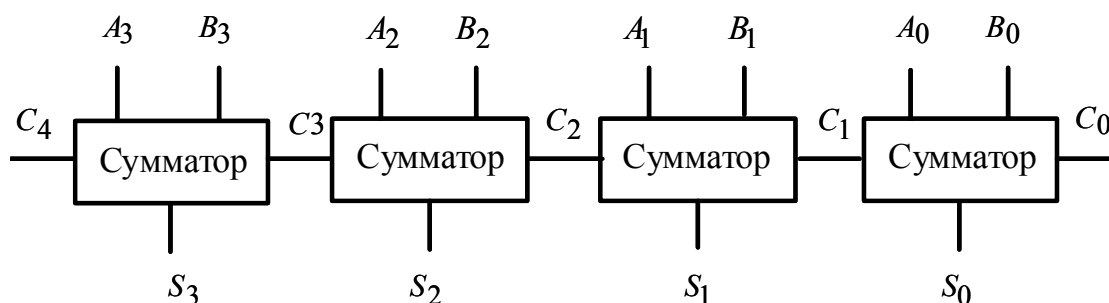


Рис. 5.3. Четырехразрядный сумматор с последовательным переносом

Четырехразрядные сумматоры, как правило, имеют по четыре входа для каждого слагаемого A и B , вход переноса из предыдущего разряда, четыре выхода суммы и выход переноса в следующий разряд. Промышленность выпускает такие сумматоры в интегральном исполнении, их представителями являются К155ИМ3, К155ИМ6, К555ИМ7 и др.

Сумматоры могут работать в двух режимах: в режиме сложения и в режиме вычитания многоразрядных двоичных чисел. В **режиме сложения** на вход переноса сумматора младшего разряда подается сигнал логического нуля, а слагаемые – поразрядно соответственно на входы A_i и B_i . Полученная сумма

$$S = A + B \quad (5.2)$$

снимается с выходов S_i с учетом информации на выходе переноса в следующий разряд – C_{i+1} .

Режим вычитания двух многоразрядных чисел сводится к операции сложения операндов A_i и B_i . Действительно,

$$S = A - B = A + (F - B) - F. \quad (5.3)$$

При этом следует F выбирать таким образом, чтобы операция $F - B$ (вычисление дополнения B до F), так же как и вычитание F проводилось без помощи специальных схем, реализующих вычитание. В случае i -разрядных двоичных чисел A_i и B_i это возможно при $F = 2^i - 1$. В этом случае, выражение $F - B_i$ называется поразрядным дополнением B_i^1 . Поразрядное дополнение B_i^1 получается путем инвертирования всех разрядов числа B_i . Справедливость этого утверждения вытекает из того, что максимальное число, которое можно записать в двоичном i -разрядном коде равно

$$1111\dots = 2^i - 1. \quad (5.4)$$

Следовательно, вычитая из этой величины любое двоичное число B_i с целью определения его дополнения B_i^1 , мы получим тоже двоичное число, которое составляется путем инверсии всех разрядов B_i .

Рассмотрим операцию вычитания в случае поразрядного дополнения. При $F = 2^i - 1$ из выражения (5.3) следует, что

$$A_i - B_i = A_i + (2^i - 1 - B_i) - (2^i - 1) = A_i + B_i^1 - 2^i + 1. \quad (5.5)$$

Таким образом, вычитание можно осуществить, инвертируя число B_i , прибавляя еще одну единицу и вычитая 2^i . Вычитание 2^i достигается весьма просто – путем инверсии разряда переноса. Для добавления 1 на свободный вход сигнала переноса младшего разряда C_0 необходимо подать единицу. При этом получается схема, представленная на рис. 5.4.

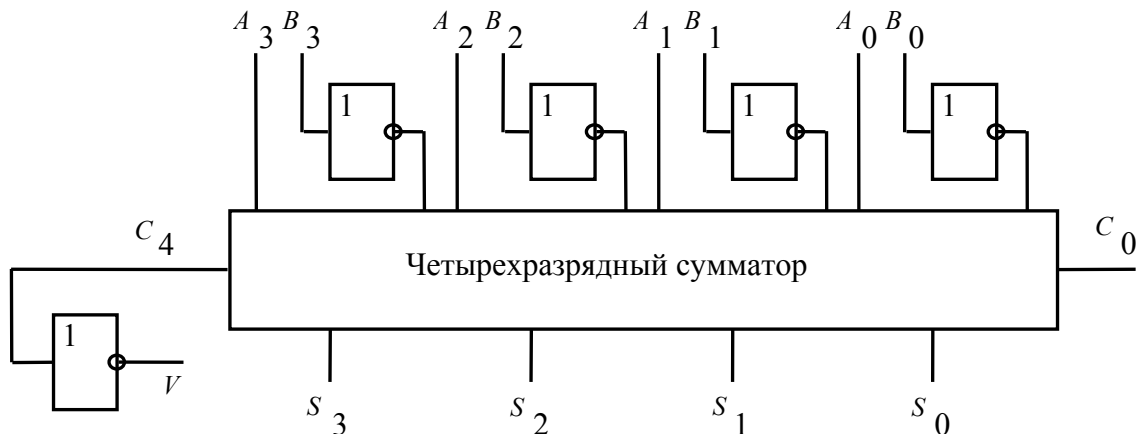


Рис. 5.4. Вычисление разности двух четырехразрядных чисел

$$A - B = S; C_4 = 1; V = 0 \text{ при } S \geq 0.$$

$$A - B = \bar{S}; C_4 = 0; V = 1 \text{ при } S < 0.$$

Рассмотрим теперь случай, когда искомая разность S отрицательна. При этом на выходе переноса C_4 появится ноль, а на выходе V единица. Она может рассматриваться как отрицательный перенос -2^i (минус два в степени i). Поясним это на примере схемы рис. 5.4. Таким образом, можно записать

$$S_i = -2^i + Z_i.$$

При изменении порядка вычитания следует

$$|S_i| = 2^i - Z_i.$$

Введенное число Z_i представляет собой точное двоичное дополнение (поразрядная инверсия) модуля разности. Знак числа укажет $C_4 = 0$ или $V = 1$. При продолжении арифметических операций такое представление является весьма удобным.

Таким образом, общие правила вычитания можно сформулировать следующим образом:

- при вычитании из большего числа меньшего на вход A_i подается число в прямом коде, а на вход B_i – в инверсном. На вход C_0 поступает сигнал, соответствующий логической единице. То есть, производится суммирование кода числа A_i с дополнительным кодом числа B_i . Разность сигналов снимается с выхода S_i в прямой форме, при этом

на выходе C_4 устанавливается значение логической единицы, а на выходе V – логического нуля.

- при вычитания из меньшего числа большего, входные сигналы на информационные входы A_i и B_i подаются так же, как в первом случае, но на вход C_0 подается сигнал, соответствующий логическому нулю. Выходной сигнал снимается с S_i в инверсной форме, а на выходе C_4 устанавливается значение логического нуля, на выходе V – логической единицы.

Таким образом, при вычитании многоразрядных двоичных чисел выход переноса в сумматор старшего разряда выступает как информационный выход, показывающий, какой из видов вычитания был выполнен в результате логических действий и в каком виде представлена выходная информация.

5.2. Порядок выполнения работы на лабораторном стенде

5.2.1. Убедитесь, что устройства, используемые в эксперименте, отключены от сети.

5.2.2. Соберите схему тестирования полусумматора рис. 5.1. Один из вариантов схемы тестирования полусумматора на наборном поле блока испытания цифровых устройств А1 приведен на рис. 5.5.

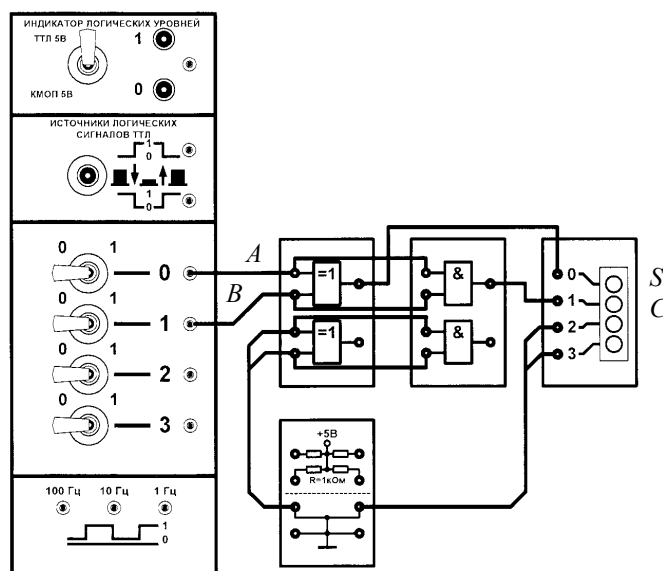


Рис. 5.5. Схема тестирования полусумматора

Подключите входы полусумматора к тумблерам 0 и 1. Для отображения двоичной информации на выходах полусумматора к схеме не-

обходимо подсоединить миниблок, содержащий индикатор логических уровней со светодиодами. Переключая тумблеры 0 и 1, произведите сложение двух одноразрядных двоичных чисел. По результатам тестирования заполните таблицу истинности полусумматора 5.3.

Таблица 5.3

Вход		Выход (Эксперимент)	
A	B	S	C
0	0		
0	1		
1	0		
1	1		

Произведите сравнение результатов табл. 5.1 и 5.3.

5.2.3. Соберите схему тестирования сумматора рис. 5.2. Один из вариантов схемы тестирования сумматора на наборном поле блока испытания цифровых устройств А1 приведен на рис. 5.6.

Подключите входы сумматора к тумблерам 0 и 1, а вход переноса C_i – к тумблеру 2. Для отображения двоичной информации на выходах сумматора к схеме необходимо подсоединить миниблок, содержащий индикатор логических уровней со светодиодами.

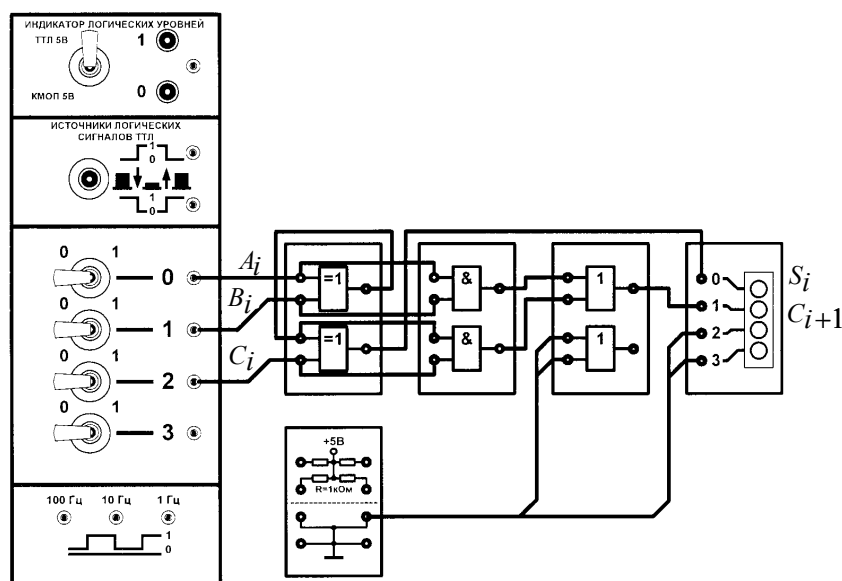


Рис. 5.6. Схема тестирования полусумматора

Переключая тумблеры 0, 1 и 2, произведите сложение двух одноразрядных двоичных чисел и сигнала переноса C_i . По результатам тестирования заполните таблицу истинности сумматора 5.4.

Таблица 5.4

Вход			Выход	
C_i	A_i	B_i	S_i	C_{i+1}
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Произведите сравнение результатов табл. 5.2 и 5.4.

5.2.4. По завершению работы отключите выключатель «СЕТЬ» блока испытания цифровых устройств А1 и автоматический выключатель в однофазном источнике питания G1.

5.3. Порядок выполнения работы в программной среде Electronics Workbench

5.3.1. Ознакомьтесь с элементной базой и инструментальными средствами программы Electronics Workbench 5.12.

5.3.2. Исследуйте работу четырехразрядного сумматора, синтезированного на базе четырех одноразрядных сумматоров ТТЛ – серии интегральных микросхем в режимах сложения и вычитания. Для этого выберите из библиотеки **Digital** четыре полных сумматора. Нажав дважды левую клавишу мыши, установите в карте Full – Adder Properties из библиотеки (Library) **t11** – серию, модель (Model) **LS**. Нажмите клавишу ОК.

5.3.3. Соберите схему четырехразрядного сумматора и подключите к его выводам формирователь логических уровней и анализатор логических сигналов.

5.3.4. Задаваясь операндами A и B , исследуйте режимы сложения и вычитания. Результаты экспериментов занесите в табл. 5.3.

5.3.5. Данные экспериментов выведите на лист бумаги с помощью принтера. При вызове команды **Print** в открывшемся окне появляется список атрибутов схемы и приборов, которые могут быть распечатаны. Выберите нужные Вам приборы, так чтобы рядом появился символ ✓, а затем выполните команду **Print**.

Соответствие наименований зарубежных и отечественных микросхем сумматоров на элементах ТТЛ приведено в табл. 5.4.

Таблица 5.4

74, 74LS, 74S, 74F, 74ALS	K155, K555, K531 K1531, K1533	74, 74LS, 74S, 74F, 74ALS	K155, K555, K531 K1531, K1533
7480	ИМ1	74283	ИМ6
7482	ИМ2	74358	ИМ7
7483	ИМ3	74385	ИМ8

5.4. Содержание отчета

5.4.1. Цель работы.

5.4.2. Принципиальные схемы сумматоров в соответствии со стандартами.

5.4.3. Таблицы, диаграммы напряжений, комментарии и пояснения к ним.

5.4.4. Выводы о проделанной работе и полученных результатах.

5.4.5. Ответить на контрольные вопросы, указанные преподавателем.

5.5. Контрольные вопросы

5.5.1. Чем отличается полный сумматор от полусумматора?

5.5.2. Какую функцию выполняют выходы сумматора P_{i+1} и S_i при сложении и вычитании многоразрядных двоичных чисел?

5.5.3. Чем отличаются режим вычитания из большего – меньшего числа, от режима вычитания из меньшего – большего?

5.5.4. Как маркируются сумматоры, и какие их типы Вы знаете?

5.5.5. Поясните терминологию «Поразрядное дополнение числа B_i^1 ».

5.5.6. Какая схема называется полным сумматором?

5.5.7. В каких режимах работают сумматоры?

5.6. Список литературы

5.6.1. Браммер Ю. А. Цифровые устройства: учебное пособие для студентов вузов. – М.: Высшая школа, 2004. – 229 с.: ил.

5.6.2. Миловзоров О. В. Электроника. – М.: Высшая школа, 2004. – 288 с. : ил.

5.6.3. Мышляева И. М. Цифровая схемотехника: учебник. – М.: Академия, 2005. – 400 с. : ил.

5.6.4. Титце У., Шенк К. Полупроводниковая схемотехника: Справочное руководство. Пер. с нем. –М.: Мир, 1982. –512 с., ил.

5.6.5. Шило В. Л. Популярныe цифровые микросхемы: Справочник. –М.: Металлургия, 1988. –352 с.: ил.

5.6.6. Основы цифровой техники: Руководство по выполнению базовых экспериментов – ОЦТ.001 РБЭ(920)/ И.Л. Красногорцев; под ред. П.Н. Сенигова.– Челябинск: ИПЦ «Учебная техника», 2006. – 97 с.

ОГЛАВЛЕНИЕ

ВВЕДЕНИЕ	3
1. ОСЦИЛЛОГРАФИРОВАНИЕ В ЭЛЕКТРОННЫХ СХЕМАХ	
Лабораторная работа № 1	11
1.1. Общие положения.....	11
1.2. Принцип действия осциллографа и его составные части.....	11
1.3. Расположение органов управления и их назначение.....	13
1.4. Приведение осциллографа в рабочее состояние.....	19
1.5. Порядок работы.....	20
1.6. Проведение измерений.....	32
1.7. Подготовка к проведению измерений.....	36
1.8. Программа работы.....	37
1.9. Порядок выполнения лабораторной работы в программной среде Electronics Workbench 5.12.....	38
1.10. Содержание отчета.....	39
1.11. Задания для самопроверки.....	40
1.12. Список литературы.....	40
2. ИССЛЕДОВАНИЕ ЛОГИЧЕСКИХ СХЕМ	
Лабораторная работа № 2	41
2.1. Общие положения.....	41
2.2. Основные логические функции и схемы.....	41
2.3. Комплементарные МОП-структуры.....	46
2.4. Транзисторно-транзисторная логика.....	47
2.5. Синтез цифрового автомата.....	51
2.6. Построение логических схем на микросхемах ТТЛ.....	54
2.7. Порядок выполнения работы на лабораторном стенде.....	57
2.8. Порядок выполнения работы в программной среде Electronics Workbench.....	60
2.9. Содержание отчета.....	62
2.10. Задания для самопроверки.....	62
2.11. Список литературы.....	63
3. ИССЛЕДОВАНИЕ ТРИГГЕРОВ НА ИНТЕГРАЛЬНЫХ МИКРОСХЕМАХ	
Лабораторная работа №3	67
3.1. Общие положения.....	67
3.2. <i>RS</i> -триггеры (асинхронные, нетактируемые).....	68
3.3. Синхронизированные <i>RS</i> -триггеры.....	72
3.4. <i>JK</i> -триггеры.....	73
3.5. <i>D</i> -триггеры.....	77

3.6. T-триггеры.....	80
3.7. Порядок выполнения работы на лабораторном стенде.....	82
3.8. Порядок выполнения работы в программной среде Electronics Workbench.....	85
3.9. Содержание отчета.....	87
3.11. Список литературы.....	87
4. ИССЛЕДОВАНИЕ СЧЕТЧИКОВ	
Лабораторная работа № 4.....	88
4.1. Общие положения.....	88
4.2. Двоичные счетчики на T-триггерах.....	89
4.3. Двоично-десятичные счетчики.....	94
4.4. Порядок выполнения работы на лабораторном стенде.....	96
4.5. Порядок выполнения работы в программной среде Electronics Workbench.....	97
4.6. Содержание отчета.....	99
4.7. Список литературы.....	99
5. ИССЛЕДОВАНИЕ ЦИФРОВЫХ СУММАТОРОВ	
Лабораторная работа № 5.....	101
5.1. Общие положения.....	101
5.2. Порядок выполнения работы на лабораторном стенде.....	106
5.3. Порядок выполнения работы в программной среде Electronics Workbench.....	108
5.4. Содержание отчета.....	109
5.5. Контрольные вопросы.....	109
5.6. Список используемой литературы.....	109

Игорь Александрович Чернышев
Александр Юрьевич Чернышев

**ЭЛЕКТРОННАЯ И МИКРОПРОЦЕССОРНАЯ
ТЕХНИКА**
Часть 1

Лабораторный практикум

Научный редактор
доктор технических наук,
профессор

С.И. Качин

Редактор


Н.Я. Горбунова

Подписано к печати 03.04.13. Формат 60x84/16. Бумага «Классика».
Печать RISO. Усл.печ.л. 3,89. Уч.-изд.л. 3,53.
Заказ . Тираж 200 экз.



Томский политехнический университет
Система менеджмента качества
Томского политехнического университета сертифицирована
NATIONAL QUALITY ASSURANCE по стандарту ISO 9001:2000



ИЗДАТЕЛЬСТВО  ТПУ . 634050, г. Томск, пр. Ленина, 30.